

**Министерство образования и науки РФ
Московский государственный институт электроники и математики
(технический университет)**

Кафедра «Электроника и электротехника»

**Конспект семинарских занятий по курсу
«Электроника и электротехника»,
ч. 2 «Электроника»**

[<http://lsamb.narod.ru/students/elsem.html>]

rev.2 от 7 сентября 2006 г.

**УЧЕБНОЕ ПОСОБИЕ
для самостоятельных занятий студентов**

Составители:

аспиранты каф. ЭиЭ

Л. М. Самбурский, Р. А. Торговников

(Предварительный вариант)

Москва 2006 г.

Введение

В это учебное пособие включены объединённые, дополненные и отредактированные конспекты семинарских занятий по курсу «Электроника и электротехника», часть 2 «Электроника». Представлены полные тексты преподавательских и студенческих записей с необходимыми пояснениями и рисунками. Также включён некоторый нужный для понимания теоретический материал.

Эти и другие материалы к курсовому проекту можно взять на интернет-сайте этого проекта <http://lsamb.narod.ru/students/elsem.html>.

Рассматриваемые в пособии темы соответствуют темам семинарских занятий соответствующего курса:

- 1) Введение в язык SPICE;
- 2) Расчёт резисторов и конденсаторов ИС;
- 3) Расчёт биполярного транзистора;
- 4) Расчёт МОП-транзистора;
- 5) Расчёт GaAs ПТШ-транзистора;
- 6) Основные параметры логических схем;
- 7) Транзисторно-транзисторная логика (ТТЛ) и схемы;
- 8) Комплементарная МОП логика (КМОП) и схемы;
- 9) Схемы на GaAs ПТШ;
- 10) Схемы ЭСЛ;
- 11) Симметричный триггер

Дополнительный теоретический материал, который необходим для более полного понимания тем курса, находится в дополнениях:

- А) Основные понятия зонной теории твёрдых тел;
- Б) Собственные и примесные полупроводники;
- В) P–n-переход;
- Г) Технологический процесс изготовления микросхемы;
- Д) Список возможных параметров диодов и транзисторов;
- Е) Примерное задание на курсовой проект

Все замечания и предложения по данному пособию принимаются на каф. «Электроника и электротехника» МИЭМ (Москва, М. Пионерская ул., д. 12, этаж 5, ауд. 560/564) или по адресам EANDE@MIEM.EDU.RU, LSAMB80@MAIL.RU

ДОРАБОТАТЬ:

- 1) Добавить схемотехническую модель ПТШ;
- 2) Добавить описание работы КМОП-инвертора;
- 3) Добавить описание работы симметричного триггера;
- 4) Написать приложение А;
- 5) Ввести список параметров моделей приборов;
- 6) Написать принцип работы схем на ПТШ.
- 7) Добавить модель Эберса-Молла БТ
- 8) Добавить определение коэффициентов усиления и передачи БТ
- 9) Добавить режимы работы БТ и схемы подключения
- 10) Прояснить вопрос с ёмкостями в модели БТ SPICE

Содержание

Введение.....	2
Содержание.....	4
1. Введение в язык SPICE.....	6
1.1. Состав программы SPICE.....	6
1.2. Формат входного файла.....	7
1.3. Запись чисел.....	8
1.4. Описание элементов схемы.....	8
1.4.1. Описание сопротивлений, ёмкостей и индуктивностей.....	9
1.4.2. Описание независимых источников напряжения и тока.....	9
1.4.3. Описание диодов.....	11
1.4.4. Описание биполярных транзисторов.....	11
1.4.5. Описание МДП-транзисторов.....	12
1.5. Расчёт схемы по постоянному сигналу.....	12
1.6. Расчет схемы по времени.....	13
2. Расчёт резисторов и конденсаторов ИС.....	14
2.1. Резисторы ИС.....	14
2.1.1. Сопротивление полоски вещества прямоугольной конфигурации.....	14
2.1.2. Сопротивление прямоугольного плёночного резистора.....	15
2.1.3. Сопротивление плёночного резистора сложной конфигурации.....	15
2.1.4. Сопротивление диффузионного резистора.....	15
2.1.5. Технологические способы изменения сопротивления диффузионных резисторов.....	16
2.2. Конденсаторы ИС.....	18
3. Расчёт биполярного транзистора.....	20
3.1. Объяснение работы биполярного транзистора.....	20
3.2. Модель Гуммеля – Пуна биполярного транзистора.....	21
3.3. Расчёт параметров биполярных транзисторов.....	24
3.3.1. Вертикальные n–p–n-транзисторы.....	24
4. Расчёт МДП-транзистора.....	26
4.1. Разновидности МДП-транзисторов.....	26
4.1.1. по типу проводимости канала.....	26
4.1.2. по характеру канала.....	26
4.2. Обозначения МОП-транзисторов.....	27

4.3. Принцип работы МОП-транзистора (на примере n-МОП с наведённым каналом).....	27
4.4. Вольт-амперные характеристики (ВАХ)	29
4.5. Важные параметры МОП-транзистора	30
4.6. Параметры топологии (пример)	33
5. Расчёт GaAs ПТШ-транзистора	34
5.1. Контакт Шоттки (металл – полупроводник)	34
5.2. Структура и принцип работы ПТШ	35
5.3. Статические характеристики ПТШ	35
5.4. Схемотехническая модель ПТШ	36
6. Основные параметры логических элементов	38
7. Транзисторно-транзисторная логика (ТТЛ) и схемы.....	42
7.1. ТТЛ с простым инвертором	42
7.2. ТТЛ со сложным инвертором	42
8. Комплементарная МОП логика (КМОП) и схемы	44
9. Схемы на ПТШ	45
9.1. ЛБК	45
9.2. ЛДШ	45
9.3. ЛНС	45
10. Симметричный триггер.....	46
11. Схемы ЭСЛ	47
Приложение А. Основные понятия зонной теории твёрдых тел	50
Приложение Б. Собственные и примесные полупроводники	51
Приложение В. P–n-переход.....	53
Приложение Г. Технологический процесс изготовления интегральной микросхемы	55
Приложение Д. Список параметров моделей диодов и транзисторов	60
Приложение Е. Примерное задание на курсовой проект	61

1. Введение в язык SPICE

1.1. Состав программы SPICE

SPICE – программа моделирования электронных схем. В ней можно рассчитывать режимы схем по постоянному току, частотные, переходные и шумовые характеристики, анализировать влияние температуры. Используемые элементы схем: сопротивления, ёмкости, индуктивности, диоды, транзисторы различных типов, трансформаторы, независимые и управляемые источники напряжения и тока.

Различных программ типа SPICE много. Наиболее распространенные: PSPICE для DOS, OrCAD, T-Spice (Tanner). Некоторые программы позволяют графический ввод схемы.

Информация для программы SPICE задаётся в виде текстового файла определённого формата. Файл содержит описание схемы и тип выполняемого анализа. Расширение входного файла в ОС Windows – .CIR или .SP. Выходная информация выводится, в простейшем случае, в два файла: первый содержит сообщения интерпретатора и значения рассчитываемых выходных переменных, имеет расширение .OUT; второй содержит данные для построения графиков, имеет расширение .DAT.

Запуск программы расчёта в комплексе PSPICE версия для DOS: нужно запустить файл PSPICE1.EXE. Программа запросит имя входного файла – ввести его, затем имя выходного файла – по умолчанию (нажатию клавиши ВВОД) имя сохранится таким же. После этого программа начнёт расчёт схемы. Если в процессе расчёта будут найдены ошибки, выдаётся звуковой сигнал через спикер и сообщение «Circuit has errors». В этом случае нужно обратиться к выходному файлу (*.OUT), в нём символом «-----\$» указано место ошибки и её описание. Все ошибки нужно исправить. Если расчёт завершается успешно, выдаётся сообщение «Simulation completed successfully». В этом случае можно строить графики. Для запуска программы построения графиков (PROBE) нужно запускать файл PROBE.EXE. Чтобы добавить графики, нужно выбрать пункт меню Add_Trace и ввести нужные выходные переменные через пробел. Чтобы выйти из программы PROBE, нужно выбрать пункт меню Exit.

Запуск программы расчета в комплекте OrCad 9.2 версия для Windows: нужно запустить программу PSpice в меню Пуск > ... > Orcad 9.2. Затем создать .cir файл со схемой или открыть заранее созданный файл и запустить расчёт (команда меню Simulation > Run или кнопка «Run Simulation» на левой вертикальной панели инструментов). После этого программа начнет расчёт схемы. Если в процессе расчёта будут найдены ошибки, то программа прервёт работу и автоматически откроется выходной файл (.out), куда будет выведе-

ден текст программы и ошибочные места указаны символом «-----\$». Внимание!!! Для устранения ошибок необходимо вернуться в .cir файл (команда меню Window > View Circuit File или кнопка «View Circuit File» на левой вертикальной панели инструментов. После исправления всех ошибок следует перезапустить расчёт. По окончании расчёта для просмотра результатов необходимо выбрать пункт меню View > Show Simulation Results. Добавление в конец .cir файла перед оператором .END оператора .PROBE позволит автоматически открывать окно просмотра результатов.

Для вывода графиков нужно, находясь в программе Probe, выбрать пункт меню Trace > Add Trace. Появится окно, в левой части которого будет находиться список всех возможных выходных переменных, из которых можно выбрать необходимые. Также можно ввести список выводимых графиков через пробел вручную в поле в нижней части окна.

1.2. Формат входного файла

Первая строка файла является комментарием и обычно содержит название схемы. Последняя строка содержит оператор .END. Внутри файла комментарии начинаются с любой позиции со знака «*» или «\$».

```
LAB1 BIPOLAR INPUT
* IC input characteristic of Bipolar transistor
...
.END
```

Пример 1. Структура входного файла.

Всё остальное – описания элементов схемы, задание режимов расчёта и другие директивы. Файл состоит из предложений, каждое из которых записывается на отдельной строке. Если какое-либо предложение не умещается на одной строке, его можно разбить по словам и продолжить с новой строки, начав новую строку с символа «+», и так сколько угодно раз.

```
.MODEL nch1 NMOS Level=3
+ theta=0.1 eta=0.2
```

Пример 2. Продолжение предложения на следующей строке.

Отдельные предложения языка разделяются символом конца строки. Слова предложения разделяются произвольным количеством пробелов. Регистр букв не имеет значения в именах.

В основной файл можно включать другие файлы, содержащие фрагменты схем или модели элементов (см. ниже). Для этого используется оператор .INCLUDE. Обычно включаемые файлы имеют расширение .INC.

Формат включения:

```
.INCLUDE <имя включаемого файла>
```

1.3. Запись чисел

Числа записываются в т. н. экспоненциальном формате: <число с плавающей точкой> или <число с плавающей точкой>e<целое число, обозначающее степень десяти>.

```
W=100e-6
W=100u
```

Пример 3. Использование числа $100 \cdot 10^{-6}$.

Суффиксы для указания кратности:

f	фемто	10^{-15}
p	пика	10^{-12}
n	нано	10^{-9}
u	микро	10^{-6}
m	мили	10^{-3}

k	кило	10^{+3}
MEG или x	мега	10^{+6}
G	гига	10^{+9}

1.4. Описание элементов схемы

Имя элемента должно начинаться с определённого символа, соответствующего типу элемента (примеры – дальше, в отдельных параграфах):

C – ёмкость;

R – сопротивление;

L – индуктивность;

I – независимый источник тока;

V – независимый источник напряжения;

D – диод;

Q – биполярный транзистор;

M – МДП-транзистор;

J – МДП-транзистор с управляющим p–n-переходом.

Остальные символы имени – латинские буквы, цифры, знак подчёркивания. Полная длина имени – не больше 7 символов.

После имени через пробел записываются имена узлов, к которым подключён элемент; затем параметры элемента через пробел, в виде <имя параметра>=<значение параметра>, например, номинал. Диоды и транзисторы (у них много параметров) требуют, чтобы их параметры задавались особым образом, в виде модели. В этом случае при опи-

сании элемента вместо параметров записывается уникальное имя модели, а сама модель определяется в любом месте на отдельной строке оператором .MODEL (примеры – дальше, в отдельных параграфах).

Список возможных параметров диода и транзистора см. Приложение.

Формат описания диода или транзистора:

```
<Имя элемента> <узлы подключения через пробел>
+ <имя модели>
.MODEL <имя модели> <тип модели>
+ (<параметры модели через пробел>)
```

Формат описания других элементов схемы:

```
<Имя элемента> <узлы подключения через пробел>
+ <параметры элемента через пробел>
```

В программе PSPICE блок параметров модели окружается круглыми скобками, в других программах это не обязательно.

Имя узла в программе PSPICE может быть только номером, в других программах допускается также использовать латинские буквы и знак подчёркивания.

В схеме обязательно должен быть узел Земля с номером 0 (ноль).

1.4.1. Описание сопротивлений, ёмкостей и индуктивностей

Первые буквы имён этих элементов: R, C, L, соответственно.

Для сопротивлений, ёмкостей, индуктивностей не имеет значения порядок перечисления узлов (для остальных элементов – имеет).

```
Rload 3 2 50 * Сопротивление Rload номиналом 50 Ом
+ подключено между узлами 3 и 2
C1 10 0 2pF * Ёмкость C1 номиналом 2 пФ
+ подключена между узлами 10 и 0
```

Пример 4. Описание сопротивления, ёмкости, индуктивности.

1.4.2. Описание независимых источников напряжения и тока

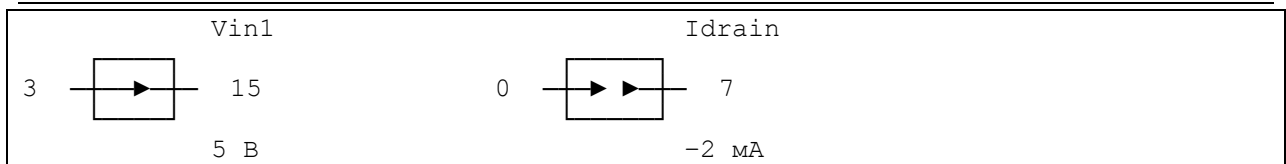
Порядок перечисления узлов: для источника напряжения против направления тока (против стрелки), для источника тока – по направлению тока (по стрелке).

Источники постоянного сигнала:

Задаются в виде:

```
<Имя источника (начинается с V/I)>
+ <2 узла подключения> <номинал>
```

Примеры:



```
Vin1 15 3 5 * Источник напряжения Vin1 задаёт
      + напряжение узла 15 в 5 В по отношению к узлу 3
Idrain 0 7 -2mA * Источник тока Idrain задаёт
      + ток в -2 мА от узла 0 к узлу 7
```

Пример 5. Описание источников постоянного сигнала.

Источники синусоидального сигнала

Задаются в виде:

```
<Имя источника (начинается с V/I)>
      + <2 узла подключения>
      + DC <постоянная составляющая> AC <амплитуда сигнала>
```

либо

```
<Имя источника (начинается с V/I)>
      + <2 узла подключения>
      + SIN (<постоянная составляющая> <амплитуда> <частота>)
```

Примеры:

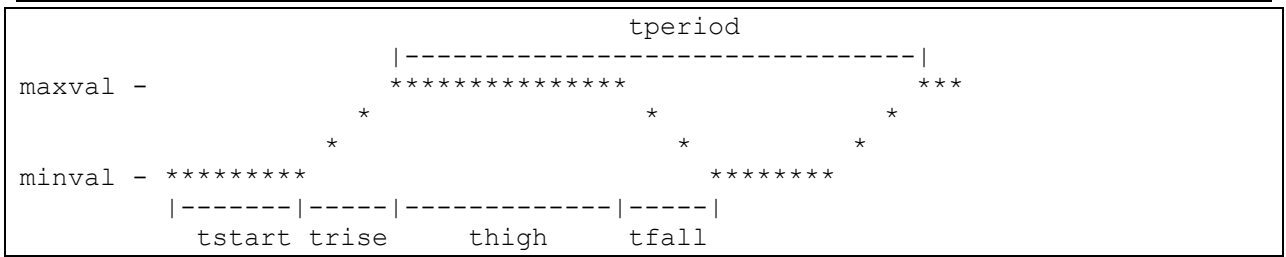
```
V2 3 4 DC 1.5m AC 1e-2V * Источник синусоидального
      + напряжения V2 задаёт напряжение узла 4
      + по отношению к узлу 3 в виде синуса
      + с постоянной составляющей 1,5 мВ и амплитудой 0,01 В
V33 5 7 SIN(1.5m 1e-2V 20k) * Такой же источник,
      + но с частотой 20 кГц
```

Пример 6. Описание источника напряжения синусоидального сигнала.

Источники импульсного сигнала

Задаются в виде:

```
< Имя источника (начинается с V/I)>
      + <2 узла подключения >
      + PULSE (<minval> <maxval> <tstart> <trise>
      + <tfall> <thigh> <tperiod>)
```



```
Vme 3 4 PULSE (-2e-3 2e-3 10n 5n 5n 50n 100n) * Источник
+ импульсного напряжения с параметрами: начальное
+ значение -2 мВ, задержка начала импульса 10 нс, время
+ переднего фронта 5 нс, максимальное значение 2 мВ
+ держится 50 нс, время спада 5 нс до минимального
+ значения, период повторения 100 нс
```

Пример 7. Описание источника импульсного напряжения.

1.4.3. Описание диодов

Порядок перечисления узлов: по стрелке.

Для задания параметров диода нужно определить модель типа D.

Формат описания:

```
<Имя диода> <2 узла подключения> <Имя модели>
```

Пример:

```
D1
3 —|← 4
D1 4 3 D226
.MODEL D226 D (Is=1e-14 N=1.2 TT=2.2e-9 Cjo=2pF)
* Диод D1 подключён к узлам 4 и 3, имеет модель D226,
+ в которой параметр Is равен 1*10^-14, параметр N
+ равен 1,2 и др.
```

Пример 8. Описание диода.

1.4.4. Описание биполярных транзисторов

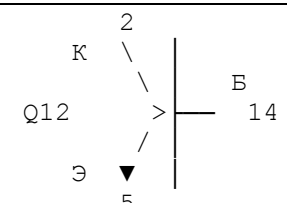
Порядок перечисления узлов: коллектор C, база B, эмиттер E (со стрелой).

Для задания параметров биполярного транзистора нужно определить модель типа NPN или PNP в зависимости от типа транзистора.

Формат описания:

```
<Имя биполярного транзистора>
+<3 узла подключения: К Б Э> <Имя модели>
```

Пример:



```

Q12 2 14 5 KT315
.MODEL KT315 NPN (Is=1e-13 Vf=200 Cje=1pF Cjc=3pF)
  * Биполярный транзистор Q12, коллектор подключён к узлу 2,
  * база к узлу 14, Э к узлу 5, имеет модель KT315, в которой
  * параметр Is равен 1*10^-13, Vf равен 200 и др.

```

Пример 9. Описание NPN-биполярного транзистора.

1.4.5. Описание МДП-транзисторов

Порядок перечисления узлов: сток D, затвор G, исток S (ближе к затвору), подложка В. Для задания параметров МДП-транзистора нужно определить модель типа NMOS или PMOS в зависимости от типа транзистора.

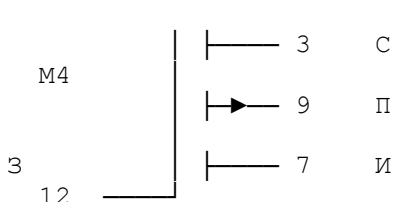
Формат описания:

```

<Имя транзистора> <4 узла подключения С З И П> <имя модели>
+ W=<ширина канала, м> L=<длина канала, м>

```

Пример:



```

M4 3 12 7 9 Nch1 W=100u L=2u
.MODEL Nch1 PMOS (LEVEL=1 Ld=0.2u Wd=0.1u Vto=-1.3
  + tox=33n uo=160) * МДП-транзистор M4, сток подключён
  + к узлу 3, затвор к узлу 12, исток к узлу 7, подложка
  + к узлу 9; ширина канала 100 мкм, длина канала 2 мкм;
  + имеет модель первого уровня Nch1 типа PMOS, в которой
  + параметр Ld равен 0,2 мкм и др.

```

Пример 10. Описание МОП-транзистора.

1.5. Расчёт схемы по постоянному сигналу

Для расчёта схемы по постоянному току (напряжению) в зависимости от изменения входного напряжения или тока необходимо в .cir файл после описания схемы поместить команду .DC. Результаты расчета выводятся в выходной .out файл.

Формат описания:

```

.DC <имя изменяемого источника напряжения или тока>
  + <начальное значение напряжения или тока>
  + <конечное значение напряжения или тока> <шаг изменения>

```

Пример:

```
.DC Vin 0V 5V 0.1V * Входное напряжение Vin
      + изменяется от 0 до 5В с шагом 0.1В:
.DC I1 0mA 1mA 10UA * Входной ток I1
      + изменяется от 0 до 1mA с шагом 10 мкА:
```

1.6. Расчет схемы по времени

Для расчета схемы по времени (переходной расчёт) необходимо после описания схемы вставить команду .TRAN.

Примечание: расчет схемы по времени предполагает использование источника изменяющегося тока или напряжения (см. п. 1.4.2 источники импульсного и синусоидального сигнала).

Формат описания:

```
.TRAN <шаг вывода> <конечное время расчёта>
```

Пример:

```
.TRAN 10n 1u * Временной расчёт с шагом 10нс
      + в течение времени 1 мкс
```

2. Расчёт резисторов и конденсаторов ИС

Для производства ИС (интегральных схем) применяются две основные технологии: плёночная и диффузионная. В *плёночной* технологии микросхема называется гибридной. Здесь все элементы выполняются с помощью плёнок, плёнки для пассивных элементов (резисторов, конденсаторов) напыляются на подложку микросхемы, активные элементы (транзисторы, диоды) изготавливаются отдельно и наклеиваются на подложку. Концы плёнок замыкаются на контактные площадки, имеющие высокую проводимость (напр., металлические). В *диффузионной* технологии (она же *полупроводниковая*, п/п, монолитная) все элементы изготавливаются в объёме кристалла.

Плёночная технология позволяет изготовить элементы более точного и стабильного номинала, диффузионная позволяет достичь большей степени интеграции, т. е. плотности элементов на площади кристалла.

2.1. Резисторы ИС

2.1.1. Сопротивление полоски вещества прямоугольной конфигурации

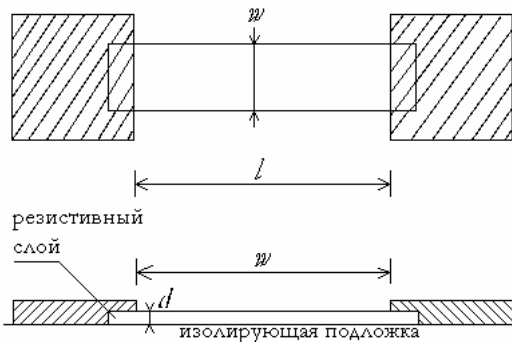
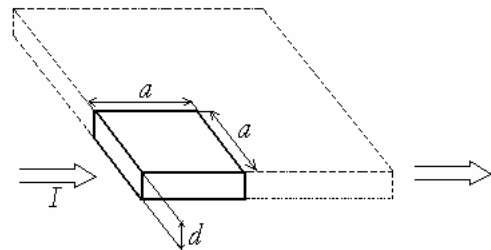


Рис. 2.1-1. Резистор: вид сверху и в разрезе



$$[R_S] = \text{Ом}/\square$$

Рис. 2.1-2. К расчёту сопротивления квадрата

Сопротивление квадрата вещества с шириной и длиной a , толщиной d :

$$R = \rho \frac{a}{a \cdot d} = \frac{\rho}{d} = R_S \quad (2.1)$$

не зависит от a . Такое сопротивление R_S называется *поверхностным*, оно зависит только от толщины плёнки d и объёмного удельного сопротивления ρ . При этом в плёночной технологии ρ постоянно по всему объёму плёнки. Там R_S вычисляется однозначно. В диффузионной же технологии ρ непостоянно, так что там для расчёта R_S берётся средняя величина ρ .

2.1.2. Сопротивление прямоугольного плёночного резистора

Сопротивление резистора:

$$R = R_S \cdot \frac{l}{w} \quad (2.2)$$

т. е. сколько квадратов размером w уместится на длине l .

Для изменения d надо менять технологию. В интегральной технологии d по всей площади одинакова → можно менять только длину и ширину. Для повышения сопротивления используют более сложную топологию резистора (змейку).

2.1.3. Сопротивление плёночного резистора сложной конфигурации

Сложная конфигурация используется для уменьшения габаритных размеров высокоомных резисторов (десятки – сотни кОм).

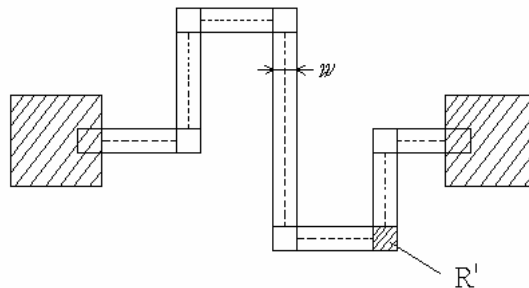


Рис. 2.1-3. К расчёту сопротивления резистора сложной формы. В данной конфигурации 6 изломов

$$R = R_S \frac{l_{\Sigma}}{w} + N_{изл} R' \quad (2.3)$$

где: R' - сопротивление излома $= 0,55 \cdot R_S$

l_{Σ} - длина прямоугольных участков, не равна длине средней линии резистора;

Сопротивлением конт. площадок в плёночной технологии пренебрегают.

2.1.4. Сопротивление диффузионного резистора

Диффузионные резисторы – формируются в теле п/п подложки с помощью методов диффузии или ионной имплантации.

Изначально существует дискообразная кремниевая пластина – подложка микросхемы. На ней эпитаксиальным способом выращивается рабочий n-слой. P-области изготавливаются с помощью диффузии (дешевле) или ионной имплантации (точнее).

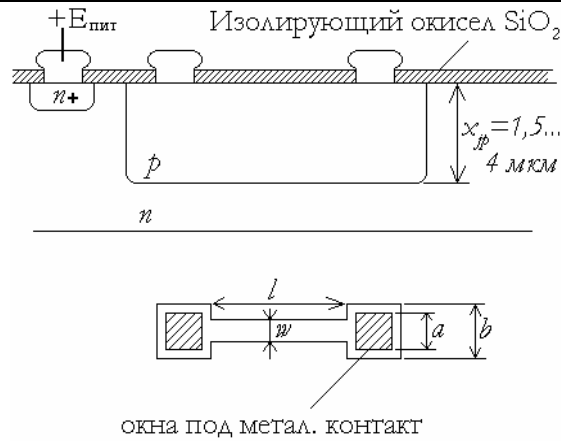


Рис. 2.1-4. Диффузионный резистор: вид в разрезе и сверху

Чтобы использовать р-область в качестве резистора, необходимо сместить р–п-переход в обратном направлении. Для этого подложку (n-тип) надо подключить через n+-область к самому положительному потенциалу в схеме, т.е. к +E. В данной конструкции всегда существует паразитный ток утечки.

При необходимости реализовать сопротивление большего номинала делается контур с изгибами (типа “меандр”).

Сопротивление диффузионного резистора равно

$$R = R_S \frac{l_{\Sigma}}{w} + N_{изл} R' + R_S (K_{П1} + K_{П2}) \tag{2.4}$$

где $R_S (K_{П1} + K_{П2})$ - сопротивление контактных площадок;
 $K_{П} \approx 0,5...1 = f\left(\frac{b}{a}\right)$ – даны в справочниках.
 l_{Σ} – длина резистора;

При использовании п/п технологии нельзя реализовать резисторы произвольного номинала; существуют ограничения сверху и снизу, R_{min} и R_{max}.

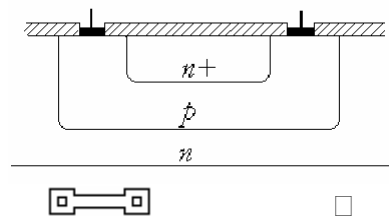
Обычно R_S p-слоя меняется от 100...300 Ом/□. Как правило, w_{min} = 10 мкм. Обычно диффузия проводится при T=1000...1200 °C и из-за технологического несовершенства м. б. перегрев и перекрытие по ширине плёнки.

(R_{min} = 50...100 Ом) (R_{max} = 30...50 кОм).

На практике часто надо реализовать сопротивление большего номинала.

2.1.5. Технологические способы изменения сопротивления диффузионных резисторов

+1). Сжатый резистор (pinch): используется сжатый базовый слой ← концентрация примеси в нижней части р-области ниже, R выше.



$RS=1...3 \text{ кОм}/\square$ $R = 5 - 500 \text{ кОм}$

+2). Вместо диффузии используется ионная имплантация примесей → получаются тонкие слои с $x_{jp} \sim 0,2...0,8 \text{ мкм}$.

$RS \approx 104 \text{ Ом}/\square$ $R = 0,1 - 500 \text{ кОм}$

-3) Для малых сопротивлений используются высоколегированные (эмиттерные) области (n+). $R = 2..100 \text{ Ом}$

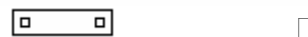
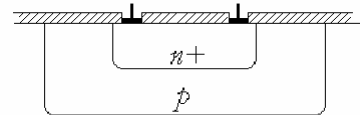
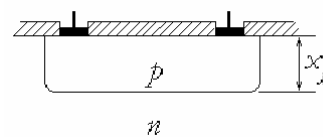


Рис. 2.1-5. Технологические способы изменения сопротивления резисторов

Высокоомные резисторы обычно имеют сложную форму для уменьшения габаритных размеров.

Эквивалентная электрическая схема диффузионного резистора, ограниченного обратнo смещённым p–n-переходом:

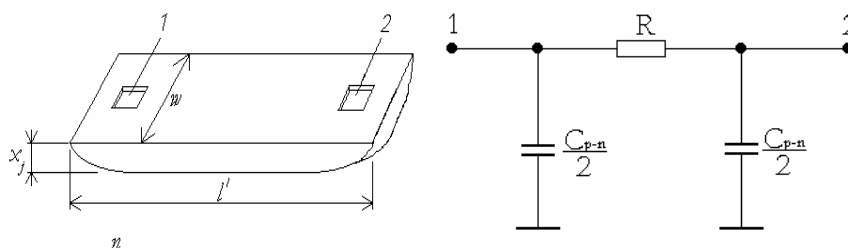


Рис. 2.1-6. Общий вид диффузионного резистора и его простая эквивалентная схема

$$C_{p-n} = S_{\Sigma} \cdot \sqrt{\frac{q \epsilon_0 \epsilon_{Si} N_d}{2U_{обр}}} \tag{2.5}$$

где: C_{p-n} – ёмкость обратнo смещённого p–n-перехода.

S – площадь p–n-перехода;

$q = 1,6 \cdot 10^{-19} \text{ Кл}$ – заряд электрона;

$\epsilon_{ox} = 4$ – диэлектрическая проницаемость оксида (SiO_2);

$\epsilon_0 = 8,85 \cdot 10^{-14} \text{ Ф/см}$ – абсолютная диэлектрическая проницаемость;

N_d – средняя концентрация примеси;

$U_{обр}$ – смещение p–n-перехода

$U_{обр.max} = E_{пит}$;

$$S' = wl_1 + 2(l'x_j + wx_j)$$

2.2. Конденсаторы ИС

Тонкоплёночный конденсатор является элементом гибридных ИС. Формируются последовательным нанесением на диэлектрическую подложку металлической, диэлектрической, и вновь металлической плёнки.

В расчётах используется эквивалентная схема тонкоплёночного конденсатора (сам конденсатор имеет много паразитных элементов, которые надо учитывать).

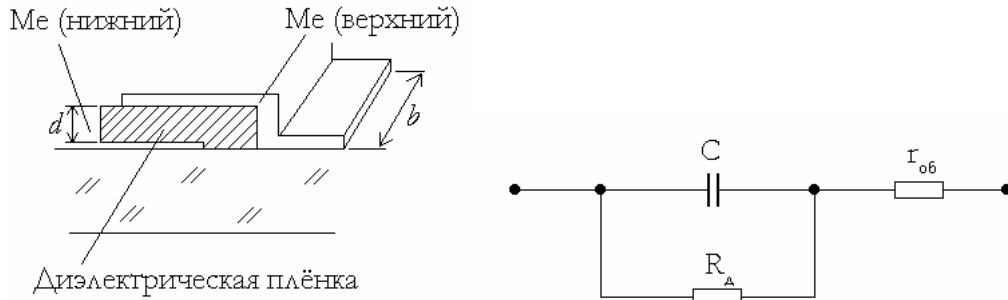


Рис. 2.2-7. Общий вид тонкоплёночного конденсатора и его простая эквивалентная схема

$$C = \epsilon_D \epsilon_0 \frac{lb}{d}, r_{об} = \frac{2}{3} R_S \frac{l}{b} \quad (2.6)$$

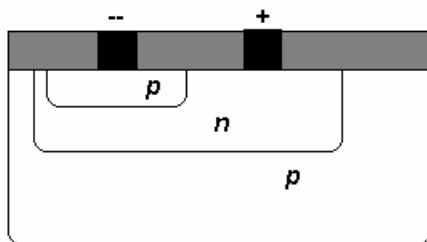
$r_{об}$ – сопротивление потерь в металлических обкладках. Для Me плёнок поверхностные сопротивления обкладок достаточно малы. Al: $R_S=0,1...3 \text{ Ом}/\square$

R_D – сопротивление релаксационных потерь, связанное с поляризацией диэлектрика и с утечкой. Имеет порядок сотен кОм ... Мом (определяется экспериментально).

Интегральные конденсаторы

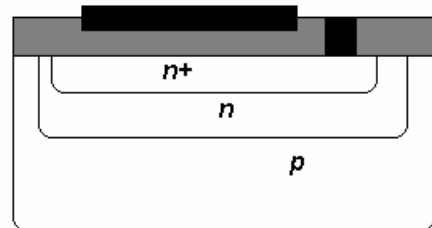
2 осн. типа: на основе р–п-переходов и на основе МОП-структуры.

Р–п использует барьерную ёмкость р–п-перехода. В качестве диэлектрика здесь выступает обеднённая область обратносмещённого р–п-перехода. Ёмкость зависит от плотности распределения примеси и приложенного напряжения. Такие конденсаторы используются в биполярных ИС. МОП-конденсатор используется в МОП-ИС. В качестве диэлектрика здесь выступает поверхностный оксид кремния.



n+ в n

диффузионный р–п-конденсатор



n+ в n

диффузионный МОП-конденсатор

Площадь, занимаемая конденсаторами, очень велика по сравнению с другими элементами, поэтому при разработке схем стараются обходиться их минимальным количеством.

3. Расчёт биполярного транзистора

Биполярный транзистор (БТ) – полупроводниковый прибор, состоящий из трёх областей чередующегося типа проводимости, которые образуют два р–п-перехода, расположенные в непосредственной близости один от другого. В зависимости от порядка расположения областей различают р–п–р и п–р–п-транзисторы. Центральная область структуры называется базой. БТ является активным прибором – он позволяет усиливать мощность сигнала.

3.1. Объяснение работы биполярного транзистора

Работа БТ основана на двух процессах в р–п-переходах: *инжекция* – процесс в прямосмещённом р–п-переходе, когда основные носители каждой из областей (электроны из п-области и дырки из р-области) проникают через р–п-переход в другую область под действием поля обеднённой зоны (ОПЗ); *экстракция* – процесс в обратносмещённом р–п-переходе, когда неосновные носители каждой из областей (электроны из р-области и дырки из п-области) проходят через р–п-переход в другую область под действием поля ОПЗ.

Основное рабочее состояние транзистора в аналоговых электрических схемах (прямой активный режим – режим усиления мощности) – такое, при котором эмиттерный р–п-переход включён в прямом смещении, а коллекторный р–п-переход включён в обратном смещении. Эмиттерный вывод при этом является общим для входной и выходной цепей. Говорят, что транзистор включён по схеме с общим эмиттером (ОЭ).

В случае п–р–п-транзистора это означает следующие физические процессы: прямосмещённый эмиттерный переход открывается, и из эмиттера в базу переходят («инжектируются») электроны. Концентрация дырок в базе на 2 – 3 порядка меньше концентрации электронов в эмиттере, поэтому встречный поток дырок из базы в эмиттер пренебрежимо мал. Электроны, пришедшие из эмиттера, распространяются по базе, стремясь уравнять свою концентрацию.

Часть электронов рекомбинирует в базе с дырками, пришедшими через контакт базы (базовый ток), но толщина базы очень мала, поэтому большинство электронов дойдёт до коллектора. Коллекторный р–п-переход смещён в обратном направлении, поэтому все электроны, дошедшие до ОПЗ коллектора (они здесь являются неосновными носителями), втягиваются его полем и переходят («экстрагируются») в коллектор. Таким образом создаётся электронный ток (ток неосновных носителей базы) из прямосмещённого эмиттерного перехода в обратносмещённый коллекторный переход.

3.2. Модель Гуммеля – Пуна биполярного транзистора

Для расчёта характеристик биполярного транзистора используют его модели. Модель состоит из схмотехнических элементов, учитывающих какие-либо свойства или особенности работы БТ.

Модель Гуммеля – Пуна является более точной, чем модель Эберса – Молла, и она используется для расчёта работы биполярных транзисторов с помощью ЭВМ.

Отличие модели Гуммеля – Пуна в том, что это зарядоуправляемая модель. Заряд в базе позволяет учесть: эффект высокого уровня инжекции (при высоких уровнях инжекции концентрация электронов в базе повышается и становится сопоставимой с концентрацией электронов в эмиттере → коэффициент инжекции уменьшается → уменьшается коэффициент усиления тока β); эффект Эрли модуляции толщины базы за счёт напряжения на коллекторе;

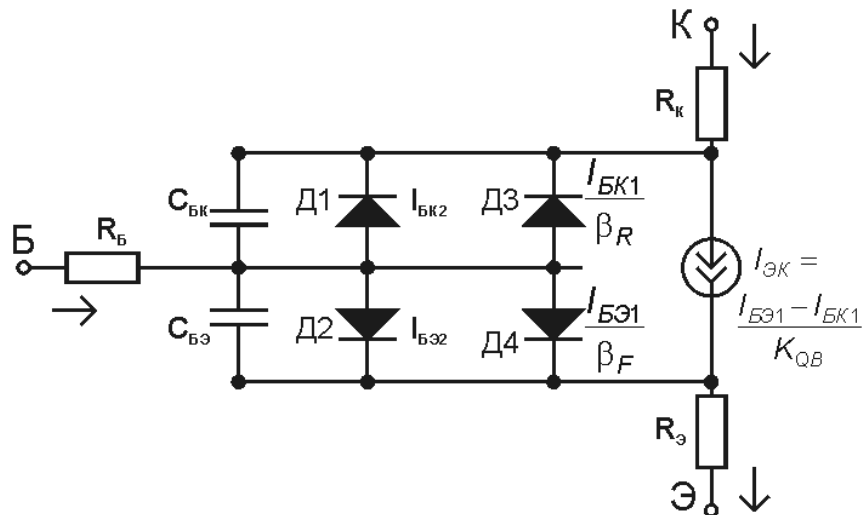


Рис. 3.2-8. Эквивалентная схема модели Гуммеля–Пуна

Состав модели:

1) три вывода: К (коллектор), Б (база). Э (эмиттер);

2) источник тока $I_{ЭК} = \frac{I_{БЭ1} - I_{БК1}}{K_{QB}}$

где: $I_{БЭ1} = I_S \left[\exp\left(\frac{U_{БЭ}}{n_F \phi_T}\right) - 1 \right]$; $I_{БК1} = I_S \left[\exp\left(\frac{U_{БК}}{n_R \phi_T}\right) - 1 \right]$;

$$K_{qB} = \frac{K_{q1}}{2} + \sqrt{\left(\frac{K_{q1}}{2}\right)^2 + K_{q2}}$$

$$\text{тогда } I_{ЭК} = \frac{I_S}{K_{QB}} \left[\exp\left(\frac{U_{БЭ}}{n_F \varphi_T}\right) - \exp\left(\frac{U_{БК}}{n_R \varphi_T}\right) \right],$$

здесь: I_S – обратный ток насыщения, или тепловой ток (не связан с режимом насыщения);

K_{QB} – коэффициент, учитывающий заряд базы; зависит от тока, протекающего через транзистор;

n_F и n_R – коэффициенты неидеальности в прямом и инверсном включении транзистора соотв.;

$$\varphi_T = \frac{kT}{q} = 0,026 \text{ – тепловой потенциал при } t=27^\circ \text{ C};$$

$$K_{q1} = 1 + \frac{U_{БЭ}}{V_{AR}} + \frac{U_{БК}}{V_{AF}} \text{ – учитывает эффект Эрли};$$

$$K_{q2} = \frac{I_{БЭ1}}{I_{KF}} + \frac{I_{БК1}}{I_{KR}} \text{ – учитывает эффект высокого уровня ин-}$$

жекции

I_{KR}, I_{KF} – две точки на графике зависимости β (I_K), определяющие спад β ;

I_{KF} – определяет границу области высокого уровня инжекции;

V_{AF} и V_{AR} – напряжение Эрли в прямом и инверсном включении; связано с эффектом Эрли модуляции толщины базы; на графике зависимости I_K от $U_{БЭ}$ (т. е. выходной характеристике) можно найти напряжение Эрли, если условно продолжить выходные характеристики в активной области в сторону меньших напряжений; продолжения должны сойтись в одной точке на оси абсцисс, значение в которой будет равно $(-V_A)$.

(рисунок VA по вых. ВАХ)

3) два диода Д1 и Д2, моделирующие два р–п-перехода: Б–Э и Б–К (от просто двух диодов транзистор отличается тем, что средняя часть – Б – тонкая, и переходы взаимодействуют); токи этих диодов:

$$\frac{I_{БК1}}{\beta_R} \text{ и } \frac{I_{БЭ1}}{\beta_F} \text{ – называются токами инжекции,}$$

здесь: $\beta_F = \frac{I_K}{I_B}$ и $\beta_R = \frac{I_{\mathcal{E}}}{I_B}$ – коэффициенты усиления тока в прямом и инверсном включении;

4) два диода Д3 и Д4, моделирующие ток рекомбинации в базе: $I_{B\mathcal{E}2}$ и I_{BK2} ,

$$\text{где: } I_{B\mathcal{E}2} = I_{SE} \left[\exp\left(\frac{U_{B\mathcal{E}}}{n_e \varphi_T}\right) - 1 \right]; I_{BK2} = I_{SC} \left[\exp\left(\frac{U_{BK}}{n_c \varphi_T}\right) - 1 \right],$$

здесь: n_e и n_c – коэффициенты неидеальности при малом уровне инжекции в прямом и инверсном включении;

5) сопротивления слоёв К, Б, Э: $R_K, R_B, R_{\mathcal{E}}$;

6) ёмкости р–п-переходов Б–Э и Б–К, это суммы барьерных и диффузионных;

$$\text{где: } C_{i, \text{диф}} = \frac{\tau_i I_i}{m_i \varphi_T}, C_{i, \text{бар}} = \frac{C_{i, \text{бар}0}}{\left(1 - \frac{U_i}{\phi_i}\right)^\theta},$$

здесь: i – Э или К;

(рисунок C(U))

Дополнительные параметры, используемые в SPICE:

C_{je}, C_{jc} – (junction) ёмкости переходов Б–Э и Б–К при нулевом напряжении на переходе;

$V_{je}, V_{jc} \approx 0,7$ В. – (junction) контактная разность потенциалов переходов Б–Э и Б–К,

$M_{je}, M_{jc} \approx 0,3 \dots 0,5$ – (junction) показатель крутости кривой;

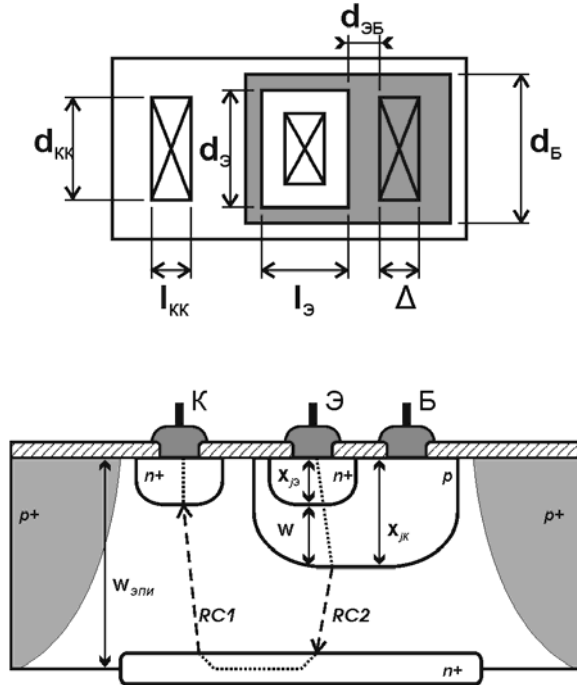
$T_f = \frac{1}{2\pi f_T}$ – время пролёта носителей через Б, f_T – граничная частота (справ.);

Параметры с индексом Е относятся к прямому включению транзистора, когда переход Б–Э прямосмещён, переход Б–К обратносмещён; параметры с индексом Р относятся к обратному включению транзистора, когда переход Б–Э обратносмещён, переход Б–К прямосмещён.

3.3. Расчёт параметров биполярных транзисторов

3.3.1. Вертикальные п–р–п-транзисторы

1. Структура и размеры (пример)



где: $\rho_{ЭПИ} = 1 \dots 3 \text{ Ом} \cdot \text{см}$;

$R_{SB} = 200 \text{ Ом}/\square$ – поверхностное сопротивление базовой области;

$x_{ЭБ} = 2 \text{ мкм}$ – глубина области Э;

$x_{БК} = 2,8 \text{ мкм}$ – глубина области Б;

$W_B = x_{БК} - x_{ЭБ} = 0,8 \text{ мкм}$ – толщина базы;

$W_{ЭПИ} = 12 \text{ мкм}$ – толщина эпитаксиального слоя;

$x_{n+} = 5 \text{ мкм}$ – глубина скрытого n+ слоя;

$d_Э, l_Э = 5 \dots 10 \text{ мкм}$ – размеры эмиттера;

$d_{ЭБ} = 10 \text{ мкм}$;

$\Delta = 5 \text{ мкм}$ – минимальный топологический размер.

2. Обратный ток насыщения

$$I_S = \frac{S_{Э} q D_{nБ} \cdot n_i^2}{N_B \cdot L_n} \quad (3.1)$$

– тепловой ток (обратный ток насыщения) p–n-перехода эмиттера (коллектора аналогично).

Это ток идеального диода при обратном смещении,

где: $q = 1,6 \cdot 10^{-19} \text{ Кл}$ – заряд электрона;

$n_i = 1,5 \cdot 10^{10} \text{ см}^{-3}$ – собственная концентрация носителей (свободных электронов / дырок в собственном п/п) – это и есть носители заряда, создающие I_S ;

$D_{nB} = \varphi_T \cdot \mu_n = 0,025 \cdot (800 \text{ или } 400) \text{ см}^2/(\text{В} \cdot \text{с})$; 800 для электронов, 400 для дырок – коэффициент диффузии электронов / дырок в области Б;

$N_B = 0,5 \cdot 10^{18} \text{ см}^{-3}$ – концентрация примеси в базе;

$L_n = 5 \text{ мкм}$ – диффузионная длина электронов в базе;

$S_{\text{Э}}$ – площадь перехода Э–Б.

3. Коэффициент усиления по току

$$B_F \cong \frac{2L_n^2}{W_B^2} (1 + \eta) \quad (3.2)$$

где: $\eta = 2..4$ – градиент концентрации (фактор ускоряющего поля);

4. Время пролёта через базу

$$T_F = \frac{2W_B^2}{D_{nB} (1 + \eta)} \quad (3.3)$$

5. Сопротивления и ёмкости

$R_B = R_{SB} \frac{d_{\text{ЭБ}}}{l_{\text{Э}}}$ – сопротивление базы,

где: $R_{SB} = 200 \text{ Ом}/\square$ – поверхностное сопротивление базовой области;

$R_K = R_{K1} + R_{K2}$ – сопротивление коллектора,

$$\text{где: } R_{K1} = \rho_{\text{ЭПИ}} \frac{W_{\text{ЭПИ}} - \frac{1}{2} x_{jn+} - x_{j\text{Э}}}{l_{KK} \cdot d_{KK}} \quad \text{и}$$

$$R_{K2} = \rho_{\text{ЭПИ}} \frac{W_{\text{ЭПИ}} - \frac{1}{2} x_{jn+} - x_{jK}}{l_{\text{Э}} \cdot d_{\text{Э}}} \quad \text{– компоненты сопротивления}$$

под эмиттером и под контактом коллектора.

Барьерные ёмкости переходов Б–Э и Б–К: $C_{j\text{Э}} = C_{j\text{Э}0} \cdot S_{\text{БЭ}}$ и $C_{jK} = C_{jK0} \cdot S_{\text{БК}}$,

где: $C_{j\text{Э}0} \approx 1 \cdot 10^{-3} \text{ пФ}/\text{мкм}^2$ и $C_{jK0} \approx 0,5 \cdot 10^{-3} \text{ пФ}/\text{мкм}^2$ – удельные ёмкости переходов Э–Б и Э–К;

$V_{\text{AF}} = 50 \dots 100 \text{ В}$.

4. Расчёт МДП-транзистора

МДП-транзистор представляет собой полупроводниковый прибор с четырьмя выводами (сток С, затвор З, исток И, подложка П), который используется в интегральных схемах в качестве токового ключа или усилителя мощности. Область применения МДП-транзисторов постоянно расширяется, замещая области применения биполярных транзисторов. Биполярные используются сейчас при производстве сверхвысокочастотных схем (СВЧ).

Металл–Диэлектрик–Полупроводник – основная управляющая структура транзистора, определяющая силу поля в проводящем канале. В качестве диэлектрика обычно используют диоксид кремния (SiO_2).

Принцип управления: сила выходного тока (тока стока) управляется величиной поля, создаваемого напряжением, приложенным к изолированному затвору. Т. к. затвор изолирован слоем диэлектрика, то через затвор ток практически не протекает (только туннельный). Ток стока протекает через проводящий канал с высокой концентрацией носителей заряда, создаваемый при изготовлении или наводимый полем затвора.

Истоком называется вывод, являющийся источником зарядов в канале. Стоком – вывод, через который заряды покидают канал. МДП-транзистор является полностью симметричным (в отличие от вертикального биполярного), т. е. сток и исток могут обмениваться функциями и, соответственно, названиями. В каждом конкретном случае их роли определяются приложенными к ним напряжениями.

4.1. Разновидности МДП-транзисторов

4.1.1. по типу проводимости канала

а) n-канальный – канал обладает электронной проводимостью;

б) p-канальный – канал обладает дырочной проводимостью.

Тип проводимости областей стока и истока совпадает с типом проводимости канала.

4.1.2. по характеру канала

а) с наведённым каналом;

Канал не существует при $U_{зи} = U_{пор}$. Он появляется только при $|U_{зи}| > |U_{пор}|$ ($U_{пор} > 0$ для n-МОП и < 0 для p-МОП), т. е. существует только при наличии внешнего напряжения (см. рис.).

б) со встроенным каналом.

Канал начинает существовать при $U_{зи} > U_{пор}$ (меньшем 0), т. е. существует даже в отсутствие внешнего напряжения. Такой транзистор называется «нормально открытым».

Входная характеристика (здесь $U_3 > U_2 > U_1$):

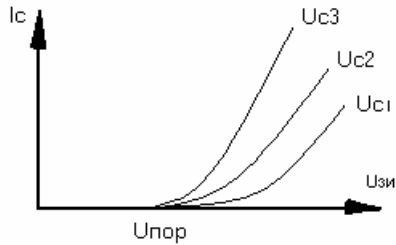


Рис. 4.1-9. Семейство входных ВАХ МОП-транзистора с наведённым каналом

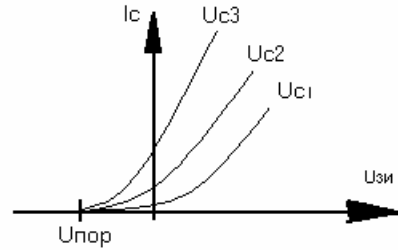


Рис. 4.1-10. Семейство входных ВАХ МОП-транзистора со встроенным каналом

4.2. Обозначения МОП-транзисторов

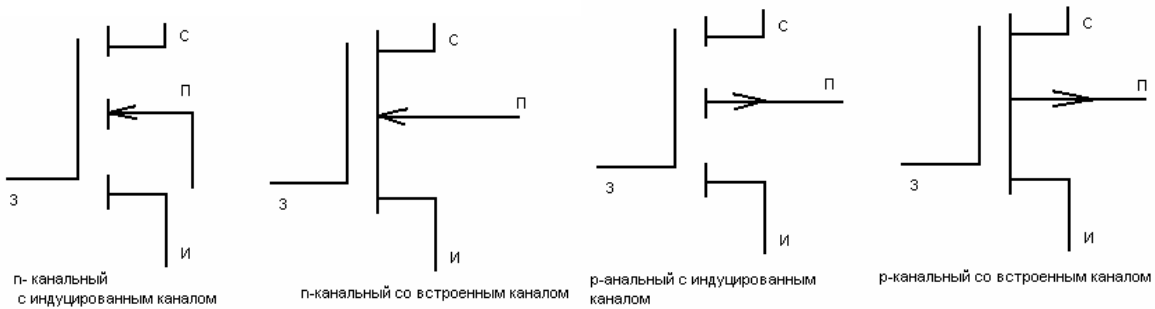


Рис. 4.2-11. Стандартные (а) и альтернативные (б) обозначения МОП-транзисторов

4.3. Принцип работы МОП-транзистора (на примере n-МОП с наведённым каналом)

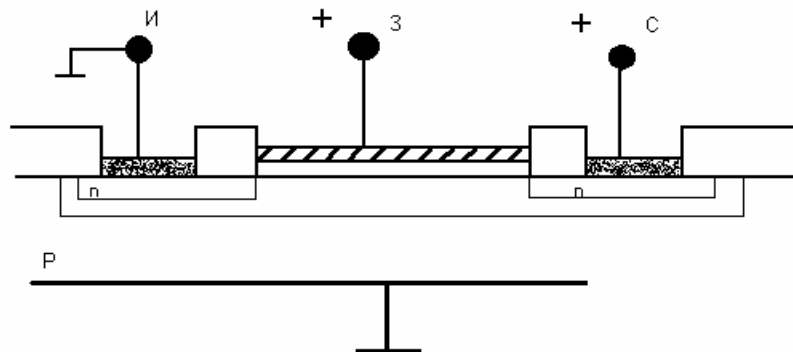


Рис. 4.3-12. Разрез структуры n-МОП транзистора

Упрощённо: для начала рассмотрим транзистор в отсутствие внешних напряжений (т. е. все напряжения равны 0). P-подложка содержит некоторое количество дырок, p-области стока и истока содержат большое количество электронов, но тока нет, т. к. отсут-

ствуют внешние поля. Ток в этом случае практически равен нулю. Подадим теперь положительное напряжение на вывод затвора. Под действием вертикального электрического поля между затвором и подложкой электроны подложки будут двигаться к поверхности, дырки подложки будут уходить от поверхности вглубь подложки, оставляя после себя отрицательно заряженные ионы примеси. Так образуется т. н. обеднённый слой, состоящий из отрицательных ионов у поверхности. Этот процесс остановится, когда новое поле между ионами обеднённого слоя и затвором уравнивает внешнее поле. Если подать на затвор достаточное положительное напряжение ($U_3 = U_{пор}$), то большое количество электронов будут притягиваться к поверхности не только из подложки, но, в основном, из областей стока и истока. Образуется плотный инверсионный слой («канал»), состоящий из электронов – подвижных носителей заряда. Инверсионным этот слой называется потому, что в небольшом приповерхностном объёме полупроводника подложки образуется слой с обратным («инверсным») типом проводимости. Если теперь подать напряжение между стоком и истоком, то это внешнее продольное поле будет двигать электроны от истока по направлению к стоку. Образуется диффузионный электрический ток. Теперь, управляя напряжением на затворе, можно получать нужный ток на выходе.

Более сложно: при заземлённых стоке и истоке затвор управляет зарядом в канале: при нулевом напряжении на затворе канал отсутствует и ток в выходной цепи МОП-транзистора с наведённым каналом практически не протекает; при напряжении на затворе $U_{зи} > U_{пор}$ происходит инверсия проводимости приповерхностного слоя подложки и формируется проводящий канал. Пусть теперь $U_{зи} > U_{пор}$, т. е. имеется проводящий канал, и на сток относительно истока подано положительное напряжение $U_{си}$. Тогда распределение потенциала в канале становится неравномерным: вблизи истока ($x=0$) он определяется только полем затвора и равен $U_{зи} - U_{пор}$, а вблизи стока ($x=L$) – совместным действием полей затвора и стока и равен $U_{зи} - U_{пор} - U_{си}$. При увеличении напряжения $U_{си}$ ток стока I_C также будет увеличиваться по линейному закону, т. к. увеличивается напряжённость поля стока вдоль канала (по оси x). Ток стока вдоль канала – дрейфовый ток.

Одновременно с ростом напряжения $U_{си}$ и тока стока I_C происходит расширение стокового р–п-перехода (расширение ОПЗ): на переход подаётся обратное напряжение, и он расширяется в сторону высокоомной р-подложки. Однако в точке $x=L$ обратное напряжение на стоковом р–п-переходе появляется только при достижении некоторого критического значения $U_{си,отс} = U_{зи} - U_{пор}$, т. е. при компенсации в этой точке действия поля затвора. При этом дифференциальное сопротивление выходной цепи сток – исток резко увеличивается, т. к. оно определяется теперь сопротивлениями канала и обратносмещённого р–п-перехода. Рост тока стока I_C при $U_{си} > U_{отс}$ практически прекращается, т. к. пе-

рестаёт зависеть от напряжения $U_{си}$ (оно прикладывается, в основном, к ОПЗ вблизи стока). Стоковый р–n-переход расширяется по оси x в сторону истока, и длина канала уменьшается на ΔL .

Расстояние между областями стока и истока определяет максимальную длину канала L .

4.4. Вольт-амперные характеристики (ВАХ)

На входной вольт-амперной характеристике (ВАХ) (зависимости тока стока I_C от входного напряжения $U_{зи}$) значение $U_{зи} = U_{пор}$ определяет точку открытия МОП-транзистора:

При $U_{зи} < U_{пор}$ ток стока очень мал, транзистор можно считать закрытым.

Пороговое напряжение $U_{пор}$ – при котором концентрация электронов в канале около поверхности раздела Si – SiO₂ равна концентрации дырок в подложке р-типа, т.е. канал образуется, если $U_{зи} > U_{пор}$.

На выходной ВАХ (зависимости тока стока I_C от выходного напряжения $U_{си}$) (здесь $U_{зи3} > U_{зи2} > U_{зи1}$) выделяют два участка: крутой и пологий. Они соответствуют двум режимам работы транзистора: линейной области и области насыщения.

Граничная точка между двумя областями называется точкой отсечки, а соответствующее $U_{си,отс} = U_{зи} - U_{пор}$ называется напряжением отсечки. Геометрическое место точек отсечки для всех значений U_z (линия показана пунктиром) представляет собой параболу: $I_C \propto (U_{отс})^2$.

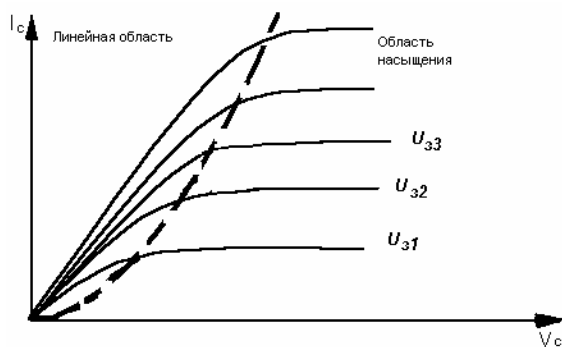


Рис. 4.4-13. Семейство выходных ВАХ n-МОПТ (сплошные линии), геом. место точек отсечки (пунктир)

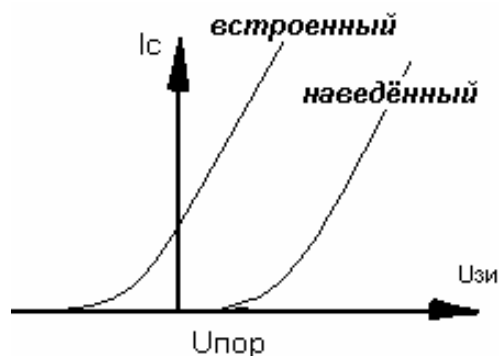


Рис. 4.4-14. Положение $U_{пор}$ в МОП со встроенным и наведённым каналами

4.5. Важные параметры МОП-транзистора

Ток стока

В разных областях работы МОП-транзистор обычно описывается разными уравнениями.

В *крутой области* ($U_{3И} > U_{пор}$; $U_{СИ} \leq U_{3И} - U_{пор}$):

$$I_C = \mu_{ns} C_{ox} \frac{W}{L} \left[(U_{3И} - U_{пор}) U_{СИ} - \frac{1}{2} U_{СИ}^2 \right] \quad (4.1)$$

при $U_{СИ}=0$ $I_C=0$

В *области малых напряжений* $U_{СИ}$ выполняется:

$$\frac{1}{2} U_{СИ}^2 \ll (U_{3И} - U_{пор}) U_{СИ} \quad (4.2)$$

$$I_C = \mu_{ns} C_{ox} \frac{W}{L} (U_{3И} - U_{пор}) U_{СИ} \quad (4.3)$$

т. е. I_C - линейная функция $U_{СИ}$.

Здесь: W – ширина канала;

L – длина канала;

μ_{ns} – подвижность электронов вблизи поверхности ($0,5\mu_n$ – в глубине);

C_{ox} – удельная ёмкость подзатворного оксида (см. пункт *Ёмкости*);

В *области насыщения* ($U_{3И} > U_{пор}$; $U_{СИ} > U_{3И} - U_{пор}$):

$$I_C = \frac{1}{2} \mu_{ns} C_{ox} \frac{W}{L} (U_{3И} - U_{пор})^2 (1 + \lambda U_{СИ}) \quad (4.4)$$

При $U_{СИ} = U_{3И} - U_{пор}$ канал вблизи стока исчезает и транзистор работает в режиме насыщения с перекрытым каналом $\left(\frac{\partial I_C}{\partial U_{СИ}} \right) = 0$. В этом случае I_C слабо зависит от $U_{СИ}$.

Эффект изменения длины канала: с увеличением $U_{СИ}$ канал перекрывается всё больше и больше: расширяется обеднённый слой стокового p-n-перехода → уменьшается длина канала L → ток I_C растёт, характеристики в области насыщения имеют небольшой наклон.

Крутизна

Крутизна токовой характеристики МОП-транзистора определяется как

$$g_m = \left. \frac{\partial I_C}{\partial U_{3И}} \right|_{U_{СИ}=\text{const}}, [g_m] = \frac{A}{B^2} \quad (4.5)$$

В крутой области:

$$g_m = \mu_{ns} C_{ox} \frac{W}{L} U_{СИ} \quad (4.6)$$

В области насыщения:

$$g_m = \mu_{ns} C_{ox} \frac{W}{L} (U_{ЗИ} - U_{нор}) \quad (4.7)$$

Удельной крутизной называется величина:

$$kp = \mu_{ns} C_{ox} = \mu_{ns} \frac{\varepsilon_0 \varepsilon_{SiO_2}}{t_{ox}} \quad (4.8)$$

Ёмкости

а) Удельная ёмкость между затвором и каналом (подзатворная) с подзатворным оксидом в качестве диэлектрика:

$$C_0 \text{ или } C_{ox} = \frac{\varepsilon_0 \varepsilon_{ox}}{t_{ox}}, [C_{ox}] = \frac{\Phi}{\text{М}^2}, \quad (4.9)$$

где: $\varepsilon_{ox} = 4$ – диэлектрическая проницаемость оксида (SiO_2);

$\varepsilon_0 = 8,85 \cdot 10^{-14}$ Ф/см – абсолютная диэлектрическая проницаемость;

t_{ox} – толщина оксида;

б) Металлизация затвора всегда перекрывает области стока и истока. При этом образуется ёмкость между затвором и областями стока и истока с подзатворным оксидом в качестве диэлектрика:

$$C_{ЗС} = C_{ЗИ} = C_0 \cdot d_{неp} W \quad (4.10)$$

Пороговое напряжение

Пока напряжение $U_{ЗИ}$ не достигнет значения $U_{нор}$, инверсия канала имеет незначительные масштабы. Большая его часть будет тратиться на нейтрализацию паразитных зарядов различного происхождения. Пороговое напряжение складывается из нескольких составляющих:

$$U_{нор} = U_{ox} + U_{Si} - U_{SS} + U_w, \quad (4.11)$$

где: $U_{ox} = \frac{Q_{II}}{C_{ox}} = \frac{\pm \sqrt{2\varepsilon_0 \varepsilon_{Si} q N_{II} |U_{Si}|}}{C_{ox}}$ – падение напряжения на слое

оксида; (+) для р-подложки, (–) для п-подложки;

$U_{Si} = \pm 2U_f = \pm 2\varphi_T \ln \frac{N_{II}}{n_i}$ – падение напряжения на обеднённом

слое в кремнии; (+) для р-подложки, (–) для п-подложки;

$$U_{SS} = \frac{Q_{SS}}{C_{ox}} \text{ – падение напряжения из-за поверхностного заряда}$$

на границе раздела Si – SiO₂;

$U_w = (U_{f3} - U_f)$ – падение напряжения из-за разности работ выхода электронов из металла затвора и полупроводника подложки (*Разность работ выхода* – это энергия, необходимая для перемещения электрона с уровня Ферми материала с меньшим значением работы выхода на уровень Ферми материала с большим значением работы выхода);

В итоге:

$$U_{nop} = \pm \frac{\sqrt{2\varepsilon_0\varepsilon_{Si}qN_{II}|U_{Si}|}}{C_{ox}} \pm 2\varphi_T \ln \frac{N_{II}}{n_i} - \frac{Q_{SS}}{C_{ox}} + (U_{f3} - U_f) \quad (4.12)$$

здесь: Q_{II} – плотность заряда приповерхностного слоя кремния (здесь только заряд обеднённого слоя);

$\varepsilon_{Si} = 12$ – диэлектрическая проницаемость кремния (Si);

$q = 1,6 \cdot 10^{-19}$ Кл – заряд электрона;

U_f – потенциал Ферми;

$U_{f3} = -0,6$ В (затвор из металла), $U_{f3} = \varphi_T \ln \frac{N_3}{n_i}$ (затвор из

поликремния);

$n_i = 10^{10}$ см⁻³ – концентрация подвижных носителей заряда в полупроводнике собственного типа проводимости;

$Q_{SS} = 2 \cdot 10^{-8} \frac{\text{Кл}}{\text{см}^2}$ – плотность заряда поверхностных состоя-

ний (дополнительные энергетические состояния, образуются в результате появления оборванных связей и других дефектов на поверхности кристалла);

Пример технологических параметров:

$N_{II} = 10^{14} \dots 10^{16}$ см⁻³ – концентрация примеси в подложке;

$N_3 = 10^{19}$ см⁻³ – концентрация примеси в поликремниевом затворе;

Внутреннее (выходное) сопротивление

Внутреннее (выходное) сопротивление характеризует наклон выходной ВАХ на пологом участке (область насыщения):

$$r_C \text{ или } r_o = \left. \frac{\partial U_{СИ}}{\partial I_C} \right|_{U_{ЗИ} = \text{const}} \quad (4.13)$$

4.6. Параметры топологии (пример)

$t_{\text{ок}} = 10 \dots 100$ нм – толщина подзатворного оксида (t_{ox});

$L = 0,1 \dots 100$ мкм – длина канала (L);

$W = 2 \dots 2000$ мкм – ширина канала (W);

$x_j = 1..3$ мкм – глубина р–п-перехода (x_j);

$\mu_n = 400 \dots 600$ см²/(В·с) – подвижность электронов (μ_0 в модели nmos);

$\mu_p = 200 \dots 400$ см²/(В·с) – подвижность дырок (μ_0 в модели pmos);

$\eta = 0,1 \dots 0,15$ – коэффициент влияния подложки (η);

$d_{\text{пер}} = 0,1$ мкм – длина перекрытия затвором областей стока и стока.

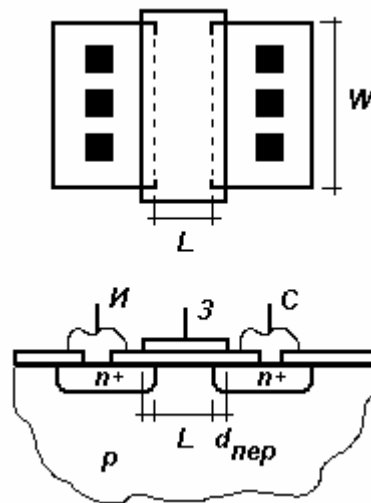


Рис. 4.6-15. n-МОП транзистор: вид сверху и в разрезе

5. Расчёт GaAs ПТШ-транзистора

Биполярные и МОП-транзисторы, рассмотренные нами ранее, являются основными элементами кремниевых ИС. Для повышения быстродействия ИС разрабатываются схемы с использованием других полупроводниковых материалов, например, арсенида галлия (GaAs). Основным функциональным элементом ИС на основе GaAs является полевой транзистор с затвором Шоттки (ПТШ). Такие приборы имеют ряд **преимуществ** перед кремниевыми:

- а) в 6 раз большая подвижность электронов: $\mu_n = 8000 - 11000 \text{ см}^2/\text{Вс}$;
- б) большая температурная и радиационная стойкость;
- в) более высокое удельное сопротивление подложки, которая используется как диэлектрик между приборами, что позволяет использовать их в качестве элементов сверхвысокочастотных схем (СВЧ).
- г) также более высокая надёжность и низкий уровень шума.

Недостатки такой технологии: GaAs – хрупкое двухкомпонентное соединение, не имеющее естественного окисла.

Работа ПТШ определяется входящим в его состав контактом Шоттки.

5.1. Контакт Шоттки (металл – полупроводник)

Если поверхность полупроводника очистить, а затем нанести на неё металлическую плёнку, то мы получим контакт металл – полупроводник, называемый контактом Шоттки. Он, также как и р–n-переход, обладает выпрямляющими свойствами: при положительной полярности приложенного напряжения через структуру протекает электрический ток, а при отрицательной полярности тока почти нет. Контакт Шоттки более прост в изготовлении, чем р–n-переход.

При прямом смещении структуры, т. е. при положительном напряжении на металле, ток зависит от напряжения экспоненциально. При отрицательном смещении протекает небольшой обратный ток насыщения, не зависящий от напряжения.

В состоянии теплового равновесия, т. е. при нулевом смещении, электроны перемещаются из полупроводника в металл, а вблизи границы раздела с металлом в полупроводнике образуется область, обеднённая электронами, и возникает падение напряжения V_b . Это напряжение называется встроенным потенциалом.

(ВАХ) идеального контакта Шоттки выражается формулой:

$$I_{\partial Ш} = I_{\partial Ш 0} \left[\exp\left(\frac{U_{\partial Ш}}{n_{Ш} \varphi_T}\right) - 1 \right], \quad (5.1)$$

$$\text{где } I_{\text{дш}0} = S \cdot A^* \cdot T^2 \exp\left(-\frac{\Phi_B}{\varphi_T}\right) - \text{обратный тепловой ток затвора, (5.2)}$$

здесь: S – площадь контакта;

$A^* = 8,2 \text{ A/cm}^2\text{K}^2$ – константа Ричардсона;

$\Phi_B = 0,8 \text{ В}$ – потенциал контакта (высота барьера Шоттки);

$\varphi_T = 0,026 \text{ В}$ – тепловой потенциал;

$n_{\text{дш}}$ – фактор идеальности контакта Шоттки

5.2. Структура и принцип работы ПТШ

Рис. 5.2-16. Разрез структуры n-МОП транзистора

ПТШ изготавливается на поверхности монокристаллической полуизолирующей пластины GaAs с высоким удельным сопротивлением. На ней с помощью ионной имплантации создаётся тонкий активный слой n-типа, в котором расположены n⁺-области истока и стока, а также область затвора. Вывод затвора образует с активным слоем контакт Шоттки, т. е. металл затвора наносится непосредственно на полупроводник.

Принцип работы ПТШ заключается в управлении толщиной канала для протекания тока стока I_C путём увеличения или уменьшения обеднённой области напряжением $U_{3И}$.

К стоку прикладывают положительное напряжение, а к затвору отрицательное. Поскольку затвор смещён в обратном направлении, то обеднённый слой под затвором расширяется. Канал между истоком и стоком при этом сужается, и ток, протекающий от истока к стоку, уменьшается. Поскольку выходной сигнал стока можно регулировать очень малым входным сигналом затвора, такой прибор можно использовать как усилительный элемент. При дальнейшем повышении напряжения стока обеднённый слой со стороны стока расширяется и наступает режим отсечки в канале, аналогично МОП-транзистору.

5.3. Статические характеристики ПТШ

Существуют два типа ПТШ – нормально открытый (НО) и нормально закрытый (НЗ). В НО ПТШ при нулевом смещении затвора подзатворная обеднённая область по толщине меньше активного слоя и для перекрытия канала нужно приложить отрицательное напряжение на затвор. В НЗ ПТШ при нулевом смещении затвора подзатворная обеднённая область полностью перекрывает активный слой и для открытия канала нужно приложить положительное напряжение на затвор. Сейчас наиболее распространён НО ПТШ.

Рис. 5.3-17. Семейство входных ВАХ GaAs ПТШ**Рис. 5.3-18. Семейство выходных ВАХ GaAs ПТШ**

Транзистор открывается при $U_{3И} > U_{пор}$.

На выходной ВАХ ПТШ, также как и в МОПТ, выделяют две области работы: крутую и пологую.

Выражение для тока стока в крутой области:

$$I_C = G_0 \left[U_{СИ} - \frac{2}{3} \sqrt{\frac{2\varepsilon_0 \varepsilon_{GaAs}}{qN_d a^2}} \left\{ (U_{СИ} + V_b - U_{3И})^{3/2} - (V_b - U_{3И})^{3/2} \right\} \right], \quad (5.3)$$

где: $G_0 = q\mu_n a N_d \frac{W}{L}$ – внутренняя проводимость канала ПТШ,

$$[G_0] = \frac{mA}{B};$$

$a = 100-200$ нм – толщина активного слоя НО ПТШ.

Когда напряжение стока достигнет величины

$$U_{омс} = U_3 - U_{пор} \quad (5.4)$$

происходит отсечка в канале. Дальнейшее увеличение напряжения на стоке практически не изменяет ток стока.

Выражение для тока стока в пологой области:

$$I_C = \frac{G_0 (U_{3И} - U_{пор})^2}{4 (V_b - U_{пор})} \quad (5.5)$$

С ростом $V_{СИ}$ эффективная длина канала L уменьшается.

Взаимная проводимость:

$$g_m = \frac{\partial I_C}{\partial U_{3И}} \quad (5.6)$$

В крутой области:

$$g_m = \frac{G_0}{(V_b - U_{омс})^{1/2}} \left\{ (U_{СИ} + V_b - U_{3И})^{1/2} - (V_b - U_{3И})^{1/2} \right\} \quad (5.7)$$

В пологой области:

$$g_m = G_0 \left\{ 1 - \left(1 - \frac{U_{3И} - U_{пор}}{V_b - U_{пор}} \right)^{1/2} \right\} \quad (5.8)$$

5.4. Схемотехническая модель ПТШ

Рис. 5.4-19. Эквивалентная схема модели ПТШ

$$I_d = \beta(1 + \lambda V_{DS})(V_{GS} - V_{to})^2 \cdot \tanh(\alpha V_{DS}), \quad (5.9)$$

где: β – удельная крутизна, $[\beta] = A/V^2$;

$\lambda = 0,1$ – коэффициент наклона выходной ВАХ в пологой области;

$$\alpha = \frac{2\varepsilon_{GaAs}\varepsilon_0}{qN_\delta a^2} \text{ – коэффициент, выражающий напряжение насыще-}$$

ния, $[\alpha] = 1/V$;

$$V_{to} = V_b - \frac{qN_\delta a^2}{2\varepsilon_0\varepsilon_{GaAs}} \text{ – пороговое напряжение;}$$

$N_\delta = 3 \cdot 10^{17} \text{ см}^{-3}$ – концентрация примеси в активном слое;

L, W – длина и ширина канала;

$$V_b = \frac{1}{q} [\Phi_b - (E_C - E_F)] = 0,663 \text{ В – встроенный потенциал кон-}$$

такта Шоттки;

$$\varepsilon_0\varepsilon_{GaAs} = 1,16 \cdot 10^{-12} \text{ Ф/см}$$

$$\mu_n = 8000 \text{ см}^2/\text{Вс}$$

Барьерная ёмкость контакта Шоттки:

$$C(U_{\delta III}) = S \left(\frac{q\varepsilon_0\varepsilon_{GaAs}N_\delta}{2(V_b - U_{\delta III})} \right)^{1/2} \quad (5.10)$$

где: S – площадь контакта;

$U_{\delta III}$ – напряжение, приложенное к контакту.

Диффузионной ёмкости у контакта Шоттки нет.

Время пролёта через базу:

$$\tau(\text{тау}) = \frac{2L}{\mu E_{num}} \quad (5.11)$$

Модель ПТШ в SPICE имеет тип GASFET: ... GASFET(...)

6. Основные параметры логических элементов

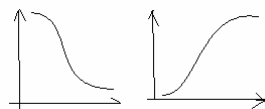
Логические устройства реализуют различные логические функции, где аргументы и значение функции может принимать два устойчивых значения: лог. 0 и лог. 1. Логическую функцию можно задать условным обозначением, таблицей истинности, логическим выражением.

Значения лог. 0 и лог. 1 могут кодироваться разными способами: потенциальным (этим двум значениям соответствуют два уровня напряжения, например, $U^0 = 0,3 \text{ В}$, $U^1 = 5 \text{ В}$), импульсным (единице соответствует импульс, нулю – отсутствие импульса) и др. Наиболее распространён потенциальный способ.

В зависимости от наличия внутренних состояний, т. е. памяти, логические схемы делятся на комбинационные (значение на выходе схемы зависит только от значений на входах схемы) и последовательностные (значение на выходе схемы зависит не только от значений на входах, но и от предыдущего состояния, или что то же самое, от значений на входах в предыдущие моменты времени).

Схемы также делятся на синхронные (переключения происходят только при поступлении тактовых сигналов) и асинхронные (переключения могут происходить в любой момент).

Основная статическая характеристика схемы – передаточная – зависимость напряжения на выходе от напряжения на одном из входов при фиксированных значениях на остальных входах: $U_{\text{вых}}(U_{\text{вх}})$. Передаточная характеристика может быть инвертирующей и неинвертирующей.



Будем рассматривать параметры потенциальных синхронных структур.

Напряжения логического нуля и логической единицы

Обозначаются: U^0 и U^1 ; различают положительную логику, где нулю соответствует низкий потенциал, а единице высокий, и отрицательную, где наоборот;

Величину $U_{\text{л}} = U^1 - U^0$ называют логическим перепадом;

$U_{\text{п}}$ – порог переключения (точка, в которой схема меняет своё состояние – определяется как точка пересечения передаточной характеристики и линии под 45 град. из начала коорд.);

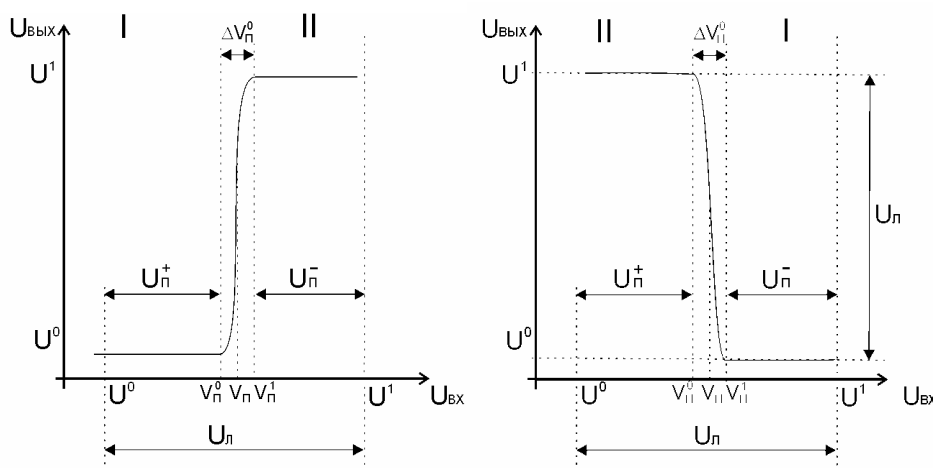
M – коэффициент объединения по входу – определяет максимальное количество логических входов элемента;

N – нагрузочная способность, или коэффициент разветвления по выходу – определяет количество входов таких же элементов, которое может быть подключено к выходу без искажения логических уровней; повышение нагрузочной способности, однако, снижает быстродействие, ухудшает помехоустойчивость;

I_{ex}^0, I_{ex}^1 – входные токи при $U_{вх} = U^0$ и U^1 , соответственно;

V_n^+, V_n^- – статическая помехоустойчивость по положительной и отрицательной помехе, соотв.; статическая помехоустойчивость определяет величину напряжения, которое может быть подано на вход схемы относительно уровня лог. 0 и лог. 1, не вызывая её ложного срабатывания; рассчитываются по передаточной характеристике: если выходное и входное напряжение изображаются в одном масштабе, то границы приближённо области помехоустойчивости берутся в тех точках, где наклон характеристики составляет 45 градусов;

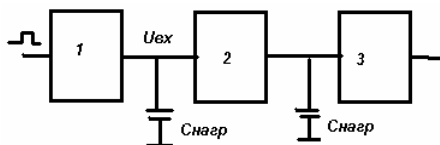
не $DV_{п0}$, а $DV_{п}$



$I_{пит}$ – ток, потребляемый от источника питания;

t_3^{01}, t_3^{10} – время задержки переключения выхода из U^0 в U^1 и наоборот, соотв.;

$t_{\phi}^{01}, t_{\phi}^{10}$ – время фронта выходного сигнала при его переключении из U^0 в U^1 и наоборот, соотв.; для определения фронтов и задержек используется схема снятия переходной характеристики:

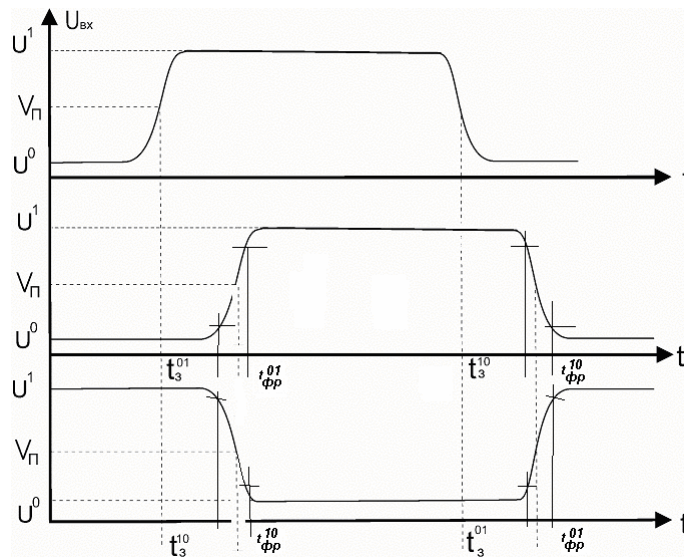


где 1 – схема-формирователь вх. сигнала, 2 – исследуемая схема, 3 – нагрузка;

По графикам задержки и фронты переключения определяются следующим образом:

– времена задержки определяются из сравнения входного и выходного сигнала, берётся разница между моментом переключения входного сигнала и моментом переключения выходного сигнала (момент переключения $V_{п}$ определяется как середина логического интервала: $V_{п} = U^0 + 0,5U_{л} = U^1 - 0,5U_{л}$);

– времена фронта определяются по выходному сигналу, берётся разница между моментом перехода через минимальный уровень лог. 1 (максимальный уровень лог. 0) и моментом достижения максимального уровня лог. 0 (минимального уровня лог. 1) (минимальный уровень лог. 1 определяется как $U^1 - 0,1U_{л}$; максимальный уровень лог. 0 определяется как $U^0 + 0,1U_{л}$);

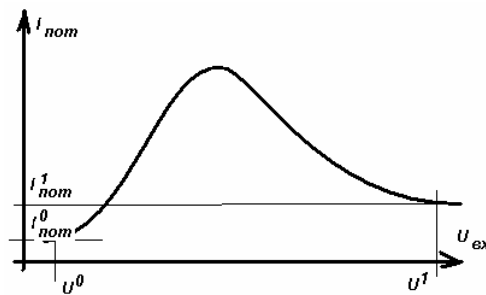


(пример для инвертора)

f_{max} – максимальная частота работы схемы, при которой она выполняет свою функцию; определяется на переходной характеристике; достигается, когда фронт переключения становится не больше 30% полки);

$$P_{ст} = E_{пит} \frac{I_{пит}^0 + I_{пит}^1}{2}$$

– статическая потребляемая мощность (приближённо, точно через интеграл функции $I_{пот}$); здесь $I_{пит0}$ и $I_{пит1}$ – токи, потребляемые схемой в устойчивых состояниях



$$P_{дин} = E_{пит}^2 \cdot f_{max} \cdot C_{\Sigma}$$

– динамическая потребляемая мощность (C_{Σ} – суммарная ёмкость схемы);

7. Транзисторно-транзисторная логика (ТТЛ) и схемы

7.1. ТТЛ с простым инвертором

При низком напряжении хотя бы на одном входе схемы соответствующие эмиттерные переходы транзистора Т1 открыты, а остальные закрыты. Коллекторный переход транзистора Т1 открыт, и напряжение на базе Т2 мало ($U_{б2} = U_{вх} + U_{кэп} < U^*$). Транзистор Т2 закрыт, и на выходе схемы поддерживается высокое напряжение ($U_{вых} = E_{пит} - I_{нагр}R_2$).

При увеличении входного напряжения на прежде нулевых входах переключается Т1. Токи, вытекающие из его полуоткрытых эмиттеров, уменьшаются, и начинает протекать коллекторный ток, втекающий в базу Т2. Появляется коллекторный ток транзистора Т2, и выходной потенциал уменьшается. Когда все входные напряжения достигают высокого уровня, эмиттерные переходы закрываются, транзистор Т1 переходит в инверсный режим. Транзистор Т2 входит в насыщение, и на выходе схемы устанавливается низкое напряжение.

Для повышения помехоустойчивости схемы в базовую цепь транзистора Т2 включён диод Д. Однако из-за этого быстродействие схемы снижается, т. к. при выключении схемы диод запирается и препятствует вытеканию рассасывающего тока из базы насыщенного транзистора Т2. Для ускорения рассасывания избыточного заряда в транзисторе Т2 в схему включается резистор R3, который обеспечивает вытекание тока из базы Т2. Сопротивление R3 нельзя выбирать малым, т. к. при этом снижается нагрузочная способность схемы. Поэтому время рассасывания больше, чем в схеме без диода. Увеличивается также время отпирания, т. к. схема имеет более высокий порог переключения и повышенное значение паразитной ёмкости.

7.2. ТТЛ со сложным инвертором

Основная, наиболее распространённая схема И–НЕ представлена на рис. В ней используется сложный инвертор, построенный на трёх транзисторах.

При низком напряжении хотя бы на одном из входов схемы соответствующий эмиттерный переход многоэмиттерного транзистора Т1 открыт. Коллекторный переход Т1 также открыт, и Т1 в насыщении. Следовательно, потенциал на коллекторе Т1 будет низким ($U_{вх} + U_{кэп} < U^*$), и на базе транзистора Т2 поддерживается низкое напряжение ($\sim 0,1$ В), недостаточное для его отпирания. Ток $I_k = 0$, ток через R2 равен 0, $U_{БЭ}(Т2) = 0$, $U_{БК}(Т2) \sim E_{пит}$, следовательно, Т2 в отсечке. Потенциал на базе Т3 равен $U_k(Т2)$, т. е. $\sim E_{пит}$, а потенциал на коллекторе Т3 тоже $\sim E_{пит}$, следовательно, Т3 будет открыт и будет находиться в инверсном активном режиме. Потенциал базы Т3 достаточен для того, чтобы

открыть переход Б–Э(T3) и диод Д, следовательно, потенциал на выходе будет равен $E_{пит} - I_B(T3) \cdot R2 - 2 \cdot 0,7 \text{ В}$, т. е. высокое напряжение. Транзистор Т4 при этом оказывается закрытым, т. к. на его коллекторе высокое напряжение, на эмиттере 0, на базе 0 (из-за закрытого эмиттерного перехода Т2).

При высоком напряжении на всех входах схемы эмиттерные переходы Т1 закрыты, Т1 работает в инверсном активном режиме, и ток через коллекторный переход Т1 поступает в базу транзистора Т2. Транзисторы Т2 и Т4 находятся в режиме насыщения, и на выходе схемы устанавливается низкое напряжение, соответствующее уровню логического нуля. Транзистор Т3 и диод Д при этом закрыты, т. к. разность потенциалов между коллекторами Т2 и Т4 недостаточна для отпириания цепи Т3–Д. Потенциал на выходе при этом будет равен напряжению насыщения транзистора Т4: $U_{кэн}(Т4) = 0,05 \text{ В}$.

Т. о., данная схема выполняет логическую операцию И–НЕ.

При включении схемы, когда выходное напряжение изменяется от U^1 до U^0 , транзистор Т3 закрывается, а транзистор Т4 открывается и работает в активном режиме. Коллекторный ток транзистора Т4 обеспечивает быстрый разряд присоединённых к выходу схемы паразитных ёмкостей и ёмкости нагрузки, благодаря чему фронт спада выходного импульса получается коротким. При выключении схемы, когда выходное напряжение изменяется от U^0 до U^1 , транзистор Т4 закрывается, а транзистор Т3 открывается и работает в активном режиме. Эмиттерный ток транзистора Т3 обеспечивает быстрый заряд ёмкостей на выходе схемы, и фронт нарастания выходного импульса оказывается коротким.

Резистор R3 ограничивает ток в выходном каскаде во время выключения схемы, когда транзистор Т4 ещё находится в режиме насыщения, а транзистор Т3 уже открыт. При уменьшении сопротивления R3 уменьшается время выключения схемы, т. к. транзистор Т3 выводится из режима насыщения большим коллекторным током, протекающим через резистор R3. Однако возрастает мощность, потребляемая схемой при высоких частотах переключения (динамическая мощность). Сопротивление R3 невелико ($R3 \ll R1, R2, R4$) и составляет несколько десятков Ом для быстродействующих схем и несколько сотен Ом для маломощных схем.

8. Комплементарная МОП логика (КМОП) и схемы

В отличие от ТТЛ-схем, которые традиционно используются в быстродействующих схемах из-за большей скорости работы, КМОП-схемы имеют меньшее быстродействие, но зато и меньшую потребляемую мощность. Поэтому КМОП-схемы традиционно используются в приложениях, где критическим параметром является потребляемая мощность. Это, например, переносные устройства, работающие от батареек. Но в последние годы КМОП-технология получила большое развитие и во многих случаях достигла быстродействия биполярной. Сейчас по биполярной технологии выпускаются, в основном, только СВЧ (сверхвысокочастотные) компоненты мобильных устройств.

Рассмотрим работу КМОП-логики на примере простейшего вентиля – инвертора.

9. Схемы на ПТШ

Три наиболее распространённых типа логических вентилях на GaAs:

- Логический вентиль с буферными каскадами (ЛБК);
- Логический вентиль с диодами Шоттки (ЛДШ);
- Логический вентиль с непосредственными связями (ЛНС).

9.1. ЛБК

Является наиболее быстродействующим ($t = 33$ пс/вент), однако потребляет значительную мощность ($P = 10$ мВт/вент).

– (рис. ЛБК) –

...

9.2. ЛДШ

9.3. ЛНС

10. Симметричный триггер

11. Схемы ЭСЛ

Схемы ЭСЛ (эмиттерно-связная логика) строятся на биполярный транзисторах. Они обладают повышенным быстродействием по сравнению с ТТЛ схемами, т. к. транзисторы этих схем не находятся в режиме насыщения.

Основной отличительный признак ЭСЛ схем – использование переключателей тока, транзисторы которого работают в активном режиме. Исключение режима насыщения обеспечивает более высокое быстродействие. Схема переключателя: см. рис. Она состоит из двух одинаковых ветвей, содержащих входной и опорный транзисторы, в коллекторы которых включены резисторы R_K . На базу опорного транзистора подаётся отрицательное опорное напряжение $-U_{on}$. Заданный ток $I_{\mathcal{O}}$ протекает через одну из ветвей схемы в зависимости от напряжения на входе.

При $U_{ex} = -U_{nop}$ оба транзистора открыты и работают в активном режиме, их эмиттерные токи одинаковы и равны $0,5 I_{\mathcal{O}}$. $U_{\mathcal{O}} = -U_{on} - U_{БЭ}$, где $U_{БЭ} = 0,6..0,7$ В – напряжение открытого р-п-перехода (U^*). Коллекторный ток в активном режиме зависит от напряжения входа: $I_K = \alpha I_{\mathcal{O}} \exp\left(\frac{U_{БЭ}}{\varphi_T}\right)$. Отсюда следует, что даже небольшое изменение входного напряжения (ок. 60 мВ $\approx 2,3 \varphi_T$) уменьшает ток (коллектора) на порядок. При этом напряжение на выходе 1 будет соответствовать U^1 (высокий уровень). $U^1 = -R_K I_{вых}^1$; I_K опорного транзистора $I_K \approx \alpha I_{\mathcal{O}} \approx I_{\mathcal{O}}$. Этот ток создаёт на резисторе R_K падение напряжения $\approx R_K I_{\mathcal{O}}$. Поэтому напряжение $U_{вых,2}$ будет низким. $U^0 \approx -R_K I_{\mathcal{O}}$.

Если наоборот увеличить U_{ex} относительно исходного уровня на 60 мВ ($2,3 \varphi_T$), коллекторный ток входного транзистора увеличивается (ветви меняются местами). Также увеличивается коллекторный ток опорного транзистора ($I_K \ll I_{\mathcal{O}}$). Напряжение $U_{вых,1} \searrow U^0$, $U_{вых,2} \nearrow U^1$.

Выход 1 – инверсный, выход 2 – прямой. Для переключения тока между двумя коллекторными цепями переключателя тока достаточно менять входное напряжение в пределах $4,6 \varphi_T \approx 0,12$ В относительно среднего уровня $U_{ex} = -U_{on}$.

Для того, чтобы исключить режим насыщения, необходимо ограничить входное напряжение. На границе насыщения $U_{БК} = 0$, отсюда получаем условие предотвращения режима насыщения: $U_{ex} = U^1 \leq U_K = U^0$ (самое большое напряжение входа должно быть меньше или равно самому маленькому напряжению выхода), что невозможно. Следовательно, непосредственно соединять переключатели друг с другом нельзя. Нужны дополнительные согласующие схемы, предотвращающие режим насыщения, – схемы смещения уровня.

Передающая характеристика элемента ЭСЛ:

функция ИЛИ-НЕ (инверсный выход), ИЛИ (прямой).

При $U_{ex} = U^0 < -U_{on}$:

$$U^1 = -I_{вых}^1 R_K = -\frac{nI_{Э} R_K}{\beta + 1}, \quad (11.1)$$

где n – число нагрузок;

β – коэффициент усиления следующего транзистора.

В цепи опорного транзистора протекает ток $I_K \approx I_{Э} = \frac{E_{П} - U_{on} - U'_{БЭ}}{R_{Э}} \Rightarrow U_{вых,2}^0 = I_{Э} R_K \approx -(E_{П} - U_{on} - U'_{БЭ}) \frac{R_K}{R_{Э}}$.

При $U_{ex} = U^1 > -U_{on}$ на каком-либо из транзисторов он открыт, опорный закрыт. $U_{вых,1}^0 = U_{вых,1}^0 \approx -I_{Э} R_k = -(E_n - U_{ex}^1 - U_{БЭ}^1)(R_K/R_{Э})$, т. е. напряжение низкого уровня на инверсном выходе уменьшается при увеличении U_{ex} , т. к. увеличивается ток $I_{Э}$. При этом на прямом выходе $U_{вых} = U^1$, где U^1 определяется по (11.1).

Здесь малый логический перепад $U_{Л} = 0,3..0,5$ В, следовательно низкая помехоустойчивость.

Опорное напряжение задаётся отдельным источником, общим для всей схемы.

Потребляемая схемой мощность практически одинакова для обоих логических уровней, т. к. $I_{Э}$ практически не изменяется.

Напряжение питания: $E_n = -(2..3)$ В.

МЭСЛ балансирует на грани насыщения. Для повышения быстродействия элементов необходимо уменьшать барьерные ёмкости р-п-переходов. Элементы МЭСЛ используются в схемах с низким уровнем помех и небольшими нагрузками. При большой ёмкости нагрузки или большом числе нагрузок используется основной элемент ЭСЛ.

Схема элемента ЭСЛ содержит 2 эмиттерных повторителя, построенных на транзисторе и резисторе. Принципы работы аналогичны, но отличаются параметры. Благодаря использованию эмиттерных повторителей и большому напряжению питания $E_n = -5$ В элементы ЭСЛ имеют большой логический перепад, большую помехоустойчивость, нагрузочную способность, потребляемую мощность, задержку и площадь на кристалле.

Функции эмиттерного повторителя:

- 1) согласование уровня выходного напряжения (смещение);
- 2) предотвращение режима насыщения входных транзисторов последующих логических элементов ($U_{ЭСЛ}^1 < U_{МЭСЛ}^1$ на величину прямого смещения $U_{БЭ}$ на эмиттерных переходах транзисторов эмиттерного повторителя);

- 3) ослабление зависимости уровня напряжения U^1 от числа нагрузок n . С ростом n $I_{вых} \nearrow$, $U^1 \searrow$ из-за ΔU_{RK} . Однако $I_B(T_{Э.П.}) = I_{RK}$ в $(\beta + 1)$ раз меньше $I_{вых}$. Поэтому нагрузочная способность выше: $n = 10..20$;
- 4) позволяет увеличить логический перепад U_L до 0,8 В (в МЭСЛ транзисторы перешли бы в глубокое насыщение при таком перепаде). Большой логический перепад определяет помехоустойчивость до $U_{II} = 100..200$ мВ в рабочем диапазоне температур (в МЭСЛ $U_{II} = 40..50$ мВ).

Мощность ЭСЛ в 3–5 раз выше, чем МЭСЛ из-за эмиттерных повторителей и большого напряжения питания.

Средняя задержка переключения составляет $\overline{t_{30}} = 0,1..1$ нс.

Приложение А.
Основные понятия зонной теории твёрдых тел

Приложение Б. Собственные и примесные полупроводники

По способности проводить электрический ток все вещества делятся на проводники, полупроводники и изоляторы. Границы между ними весьма условны. Одно из свойств полупроводников – они сильно меняют своё сопротивление в зависимости от концентрации вводимых примесей.

Каждый четырёхвалентный атом кремния в кристалле кремния окружён четырьмя соседями – такими же атомами – и связан с ними с помощью восьми электронов (4 своих и по одному от каждого из соседних) (см. Рис. 9.3-1,а).

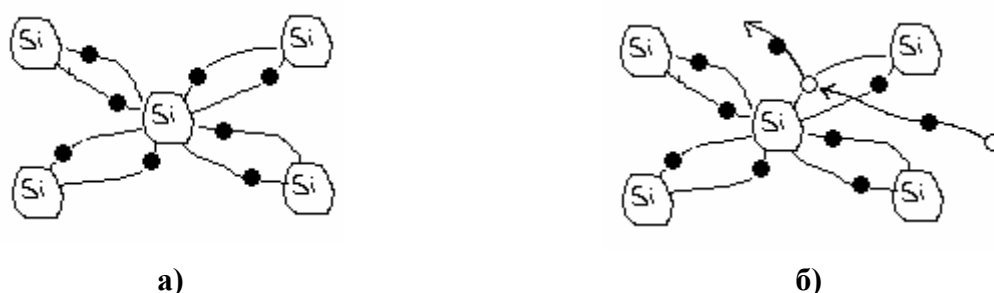


Рис. 9.3-1

Под воздействием температуры некоторые электроны отрываются от своих связей, становятся свободными, оставляя после себя свободные места. На эти свободные места могут перейти электроны соседних атомов (см. Рис. 9.3-1,б). В обычном состоянии эти перемещения хаотичны. Если же приложить электрическое поле, свободные электроны будут двигаться против направления поля, а свободные места, называемые дырками, будут вести себя как \oplus -заряженные частицы и двигаться в противоположную сторону. Этими двумя потоками создаётся электрический ток. Такая проводимость называется, соответственно, собственной электронной (n-типа) и дырочной (p-типа) проводимостью.

Электропроводимость п/п существенно зависит от наличия в них примесей. Атом примеси замещает один из атомов п/п.

Если примесь большей валентности, например, мышьяк (5), то каждый атом мышьяка создаст четыре связи с окружающими атомами кремния, а его пятый электрон оказывается слабо связанным с ядром и легко отрывается от своего атома, становится свободным. Остаётся положительный ион мышьяка (см. Рис. 9.3-2). Следовательно, такая 5-валентная примесь увеличивают электронную проводимость. Основными носителями тока здесь будут электроны.

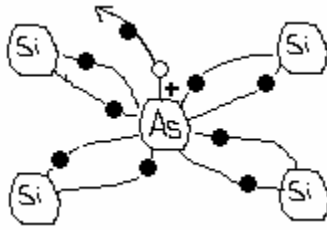


Рис. 9.3-2

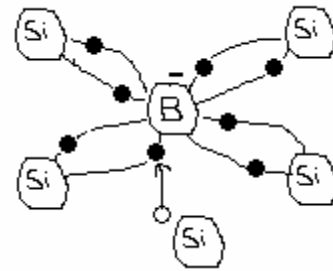


Рис. 9.3-3

Если примесь меньшей валентности, например, бор (3), то каждый атом бора может создать связь только с тремя атомами кремния, а связь с четвёртым атомом оказывается незавершённой и может быть заполнена электроном одного из соседних атомов. В результате атом бора становится отрицательным ионом, а в отдавшем электрон атоме образуется дырка (см. Рис. 9.3-3). Следовательно, такая 3-валентная примесь увеличивает дырочную проводимость. Основными носителями тока здесь будут дырки.

Полупроводники, в которых концентрация свободных электронов превышает концентрацию дырок, называются п/п n-типа, иначе – p-типа.

Ток носителей заряда, текущий под воздействием электрического поля, называется дрейфовым. Ток носителей заряда, текущий из-за разности концентраций, называется диффузионным.

Приложение В. Р–п-переход

Если привести в контакт два полупроводника с разным типом проводимости, то на границе их раздела будут происходить интересные явления.

Так как концентрация дырок в р-области много больше концентрации дырок в п-области, то дырки из р-области будут проникать в п-область (такой процесс называется диффузией, а ток – диффузионным, см. Рис. 9.3-1,а), при этом в р-области у границы раздела останутся неподвижные отрицательные ионы примеси и возникнет отрицательный объёмный заряд. Дырки, переходя в п-область, рекомбинируют с электронами (т. е. свободный электрон захватывается дыркой, следовательно, исчезает 1 свободный электрон и 1 дырка; такой процесс называется рекомбинацией, см. Рис. 9.3-1,б), в результате чего концентрация электронов в п-области уменьшается. Аналогично электроны из п-области (где их много) диффундируют в р-область (где их мало), при этом в р-области остаются нескомпенсированные положительные ионы примеси и возникает положительный объёмный заряд. Электроны, переходящие в р-область, рекомбинируют с дырками, в результате чего концентрация дырок в р-области уменьшается.

Этот процесс приводит к тому, что у границы раздела п/п с разным типом проводимости со стороны п-п/п образуется объёмный заряд неподвижных положительных ионов, а со стороны р-п/п – отрицательных (см. Рис. 9.3-1,в). Появление объёмного заряда приводит к образованию приконтактного электрического поля, препятствующего дальнейшей диффузии. Этот слой пространственного заряда с повышенным сопротивлением и называется р–п-переходом.

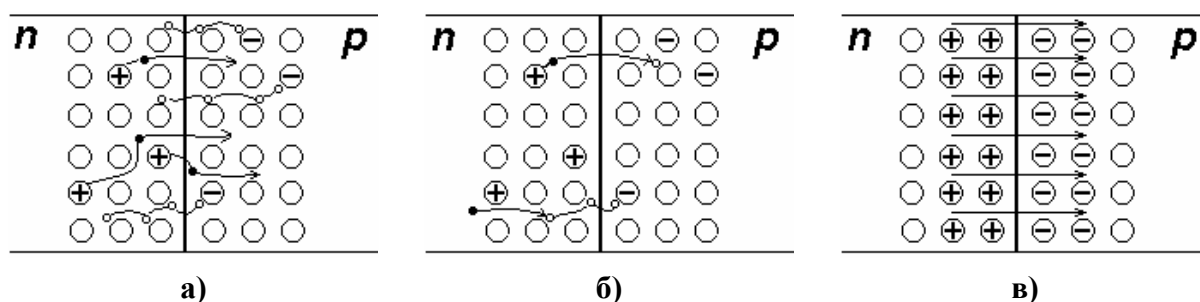


Рис. 9.3-1

Обратное включение р–п-перехода: если к кристаллу с р–п-переходом приложить внешнее напряжение так, что \oplus подан на п-область, а \ominus на р-область, то направление внутреннего и внешнего электрического поля совпадут, ещё большее количество основных носителей оттянется от границы раздела, и область р–п-перехода расширится. При

этом возрастёт сопротивление, и через него течёт только небольшой ток неосновных носителей, называемый обратным током (см. **Рис. 9.3-2,а**).

Прямое включение р–п-перехода: если к кристаллу с р–п-переходом приложить внешнее напряжение так, что \oplus подан на р-область, а \ominus на n-область, то ширина перехода уменьшается, перемещение через границу основных носителей облегчается. При дальнейшем увеличении прямого напряжения толщина запирающего слоя стремится к нулю (см. **Рис. 9.3-2б**).

Таким образом, р–п-переход пропускает основной ток только в одном направлении, в другом направлении его сопротивление слишком велико. На этом свойстве построено действие п/п диодов.

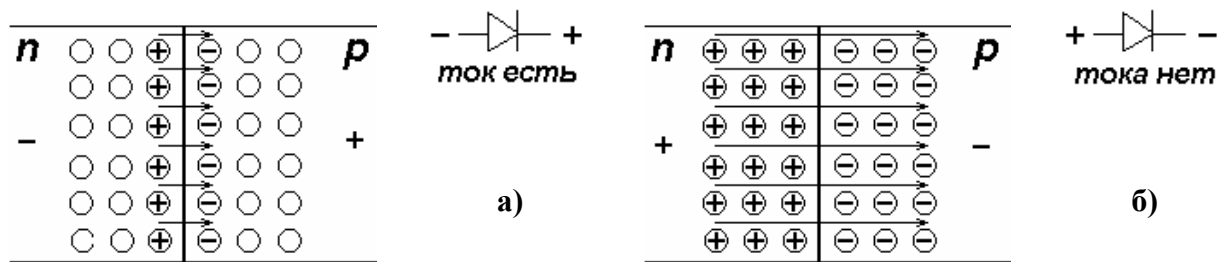


Рис. 9.3-2

Приложение Г. Технологический процесс изготовления интегральной микросхемы

Выращенный специальными методами кремниевый кристалл цилиндрической формы разрезается на тонкие круглые кремниевые пластины диаметром 8 – 12 см. из п/п r-типа (см. Рис. 9.3-1,а). На её поверхности в местах, где будут располагаться активные элементы, с помощью диффузии создаются высоколегированные n⁺-области, которые служат для сильного уменьшения сопротивления приборов. Такие области впоследствии будут находиться под приборами, поэтому называются скрытыми (см. Рис. 9.3-1,б). После этого поверх них эпитаксиально выращивается рабочий слой слабого n-типа толщиной в несколько микрометров, на котором выращивается слой оксида для защиты от загрязнения (см. Рис. 9.3-1,в). Именно в этом n-слое будут изготовлены все элементы микросхемы. Если в каких-то местах требуется создать р-области, то используется фотолитография и травление для снятия в этих местах слоя оксида, затем диффузия или ионная имплантация для создания области. После этого восстанавливается защитный слой оксида.

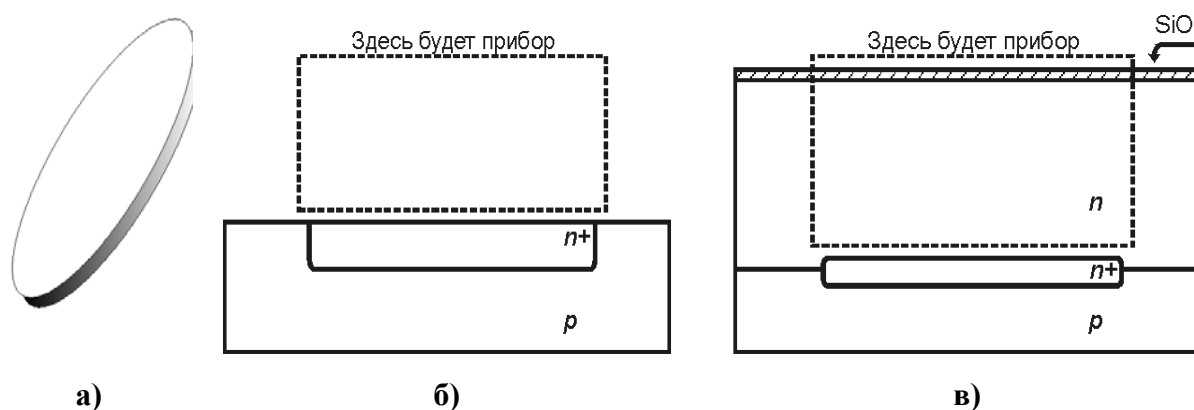


Рис. 9.3-1. Подготовка подложки: а) исходная р-пластина, вид искоса; б) создание захороненного n⁺-слоя; в) эпитаксиальное наращивание n-слоя

Для того чтобы приборы не обменивались паразитными сигналами через подложку, необходимо электрически изолировать их. Для этого применяют несколько разных методов. Самый распространённый: окружить каждый прибор обратнсмещённым р–п-переходом. Для этого в эпитаксиальном слое n-типа создают высокие области р⁺-типа, проникающие через всю толщину эпитаксиального слоя; и подают на эти р⁺-области самое низкое напряжение в схеме (таким образом достигается обратное смещение р–п-перехода [р⁺-изолирующие области] – [n-рабочий слой]). Участки n-типа между р⁺-областями называются карманами. В них будут созданы приборы (см. Рис. 9.3-2).

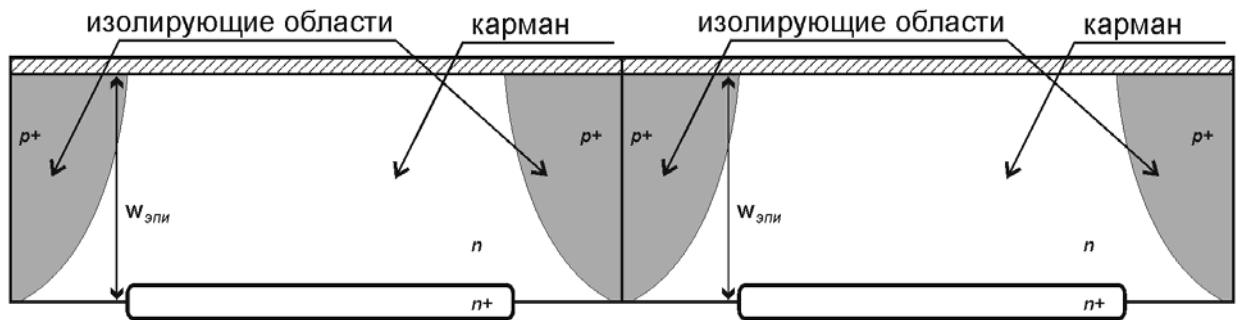


Рис. 9.3-2. Изоляция приборов методом изолирующих p–n-переходов

Фотолитография: на поверхность пластины наносится плёнка защитной маски (называемой фоторезист), не пропускающей кислоты (см. Рис. 9.3-3,а). Затем эта плёнка экспонируется через фотошаблоны (см. Рис. 9.3-3,б), неэкспонированные участки легко удаляются. Рисунок, создаваемый плёнкой, защищает от травления заданные участки оксида под плёнкой (см. Рис. 9.3-3,в).

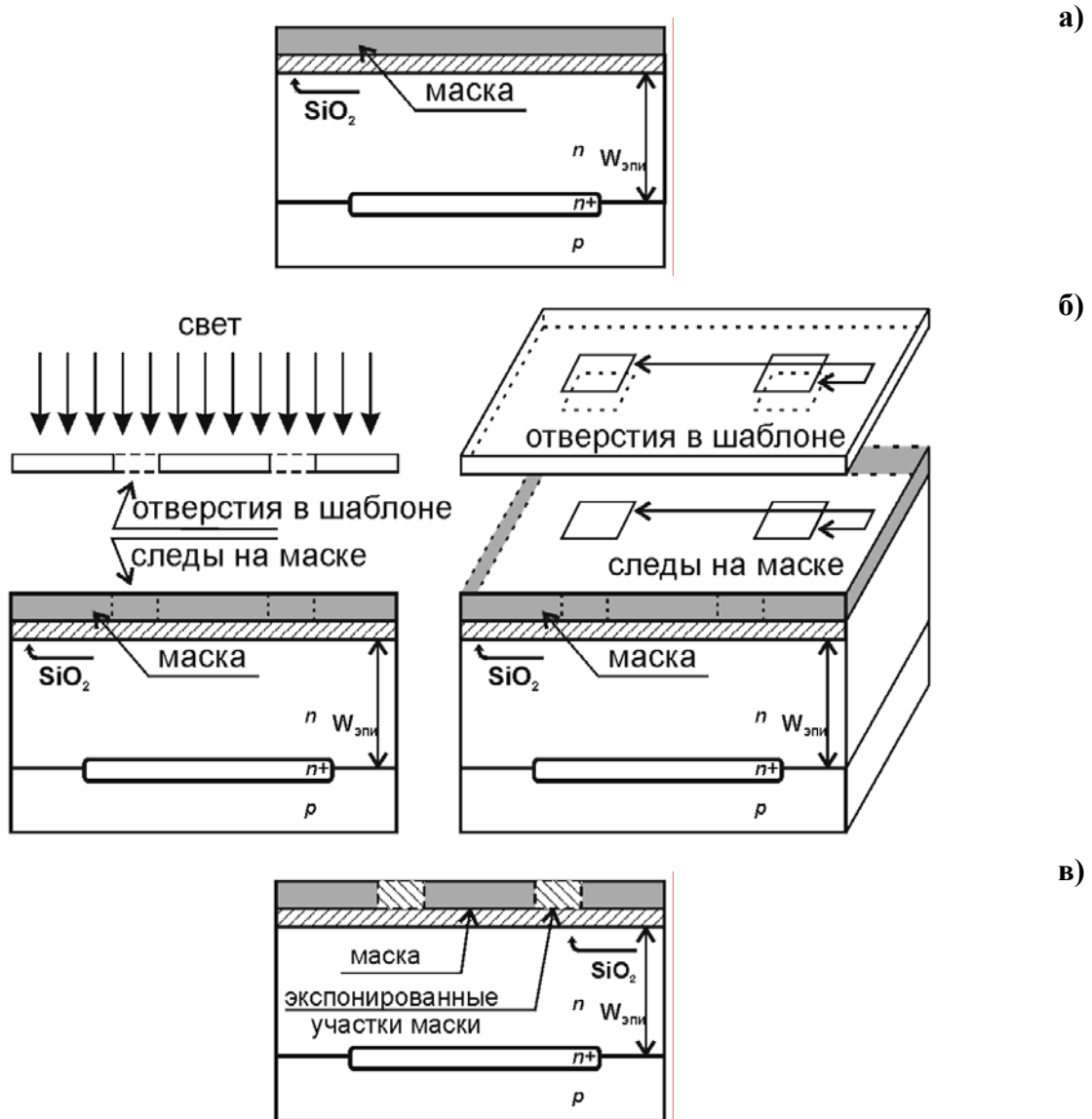


Рис. 9.3-3. Фотолитография: а) нанесение маски; б) засвечивание через отверстия

в шаблоне (вид сбоку и искося); в) созданные засвеченные области в маске (вид сбоку)

Травление: пластина обрабатывается кислотой; кислота уничтожает экспонированные участки маски и верхний слой (оксида или металла) под ними (см. Рис. 9.3-4,а). После этого с пластины смываются остатки кислоты и маски – остаются окна в поверхностном слое (оксида или металла) (см. Рис. 9.3-4,б).

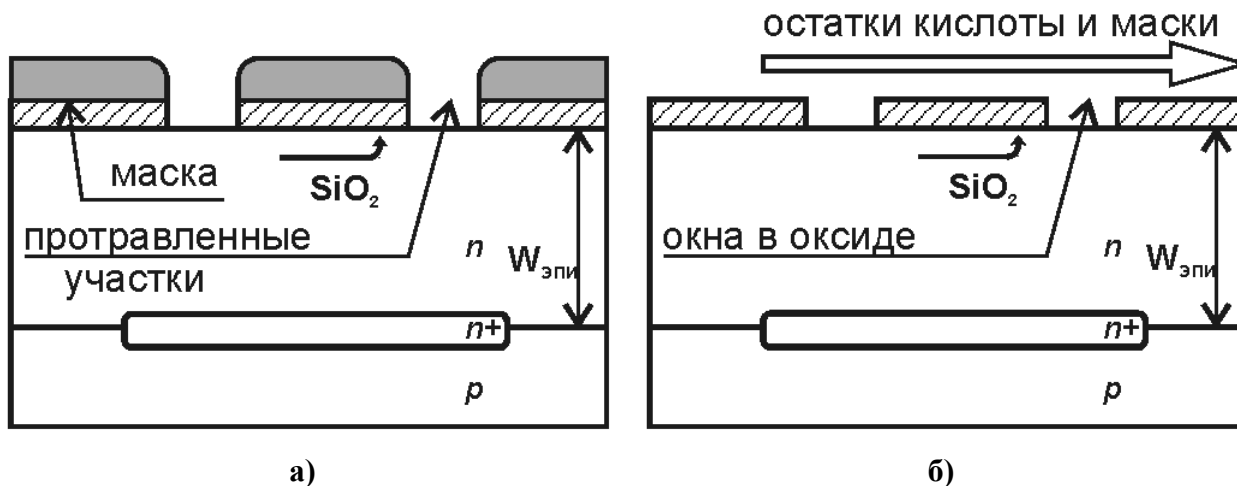


Рис. 9.3-4. Травление: а) уничтожение засвеченных участков в результате обработки кислотой; б) смывание остатков кислоты и маски

Диффузия: пластина нагревается и помещается в газ примеси нужного типа (p/n), в результате чего на поверхность пластины осаждается слой примеси (см. Рис. 9.3-5,а). Атомы примеси проникают в рабочий слой только через окна в слое оксида и распространяются на определенное расстояние x_j по всем направлениям, образуя область этого типа (p/n) (см. Рис. 9.3-5,б). После этого пластина покрывается слоем защитного оксида (см. Рис. 9.3-6,б).

Ионная имплантация: более дорогой, но более точный способ создания примесной области: пластина бомбардируется ионами примеси нужного типа (p/n). Ионы примеси проникают в пластину только через окна в слое оксида и распространяются на определенное расстояние x_j по всем направлениям, образуя область этого типа (p/n) (см. Рис. 9.3-6,а). После этого пластина покрывается слоем защитного оксида (см. Рис. 9.3-6,б).

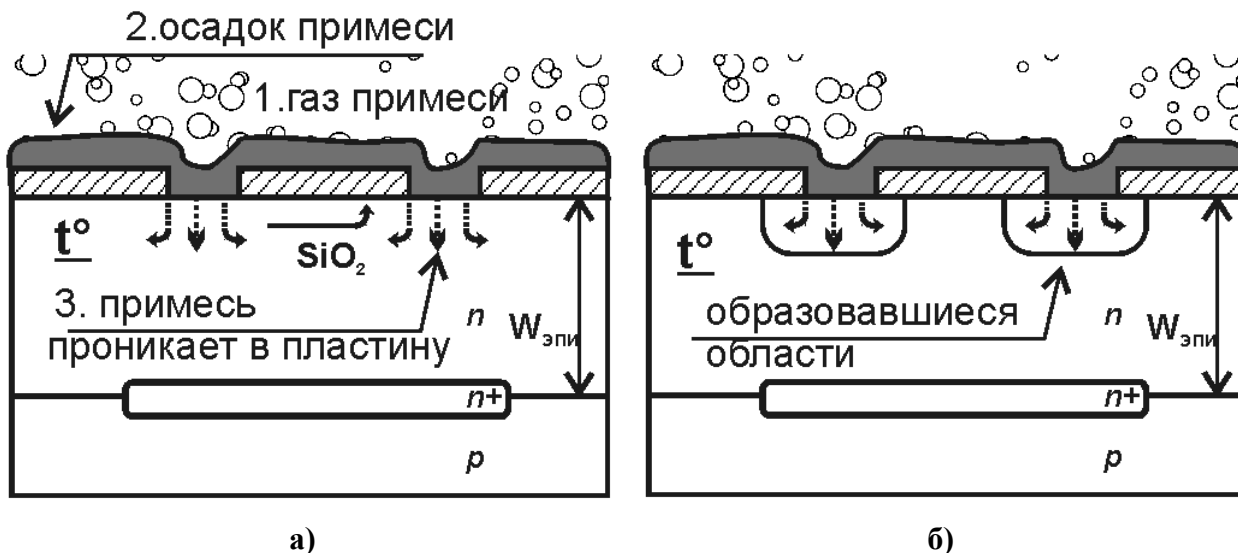


Рис. 9.3-5. Диффузия: а) помещение пластины в газ примеси, осаждение ионов примеси на поверхность пластины, проникновение (диффузия) ионов примеси вглубь пластины во всех направлениях; б) вид образованных областей

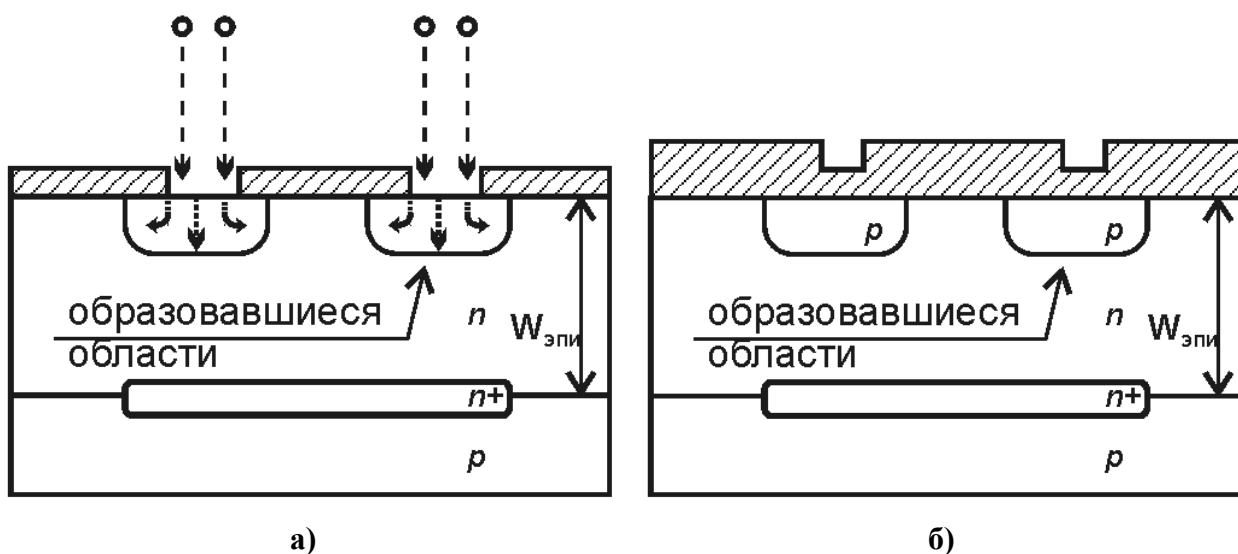


Рис. 9.3-6.: а) Ионная имплантация бомбардирование пластины ионами примеси; б) Диффузия и ионная имплантация: окончательный вид образованных областей

Контакты: если к внутренним областям нужны контакты, то используется фотолитография и травление для вскрытия слоя оксида в местах будущих контактов (см. Рис. 9.3-7,а). В этих местах создаётся сильнолегированная область того же типа проводимости (для улучшения характеристик контакта). Затем выполняется металлизация (см. Рис. 9.3-7,б).

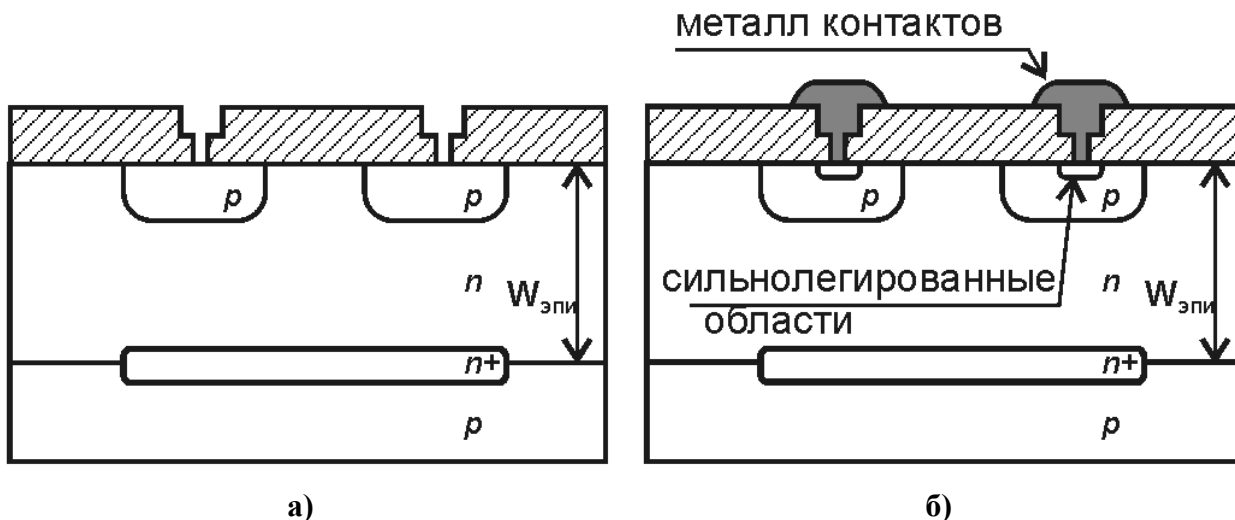


Рис. 9.3-7. Формирование контактов: а) вскрытие окон в местах будущих контактов; б) металлизация

Металлизация (т. е. нанесение металлических соединений): пластина полностью покрывается металлом, затем с помощью фотолитографии наносится маска, защищающая линии проводников (см. Рис. 9.3-8,а). Потом пластина обрабатывается кислотой, стравливающей металл оттуда, где он не нужен (т. е. там, где нет маски), после чего остатки кислоты смываются – остаются металлические линии проводников (см. Рис. 9.3-8,б).

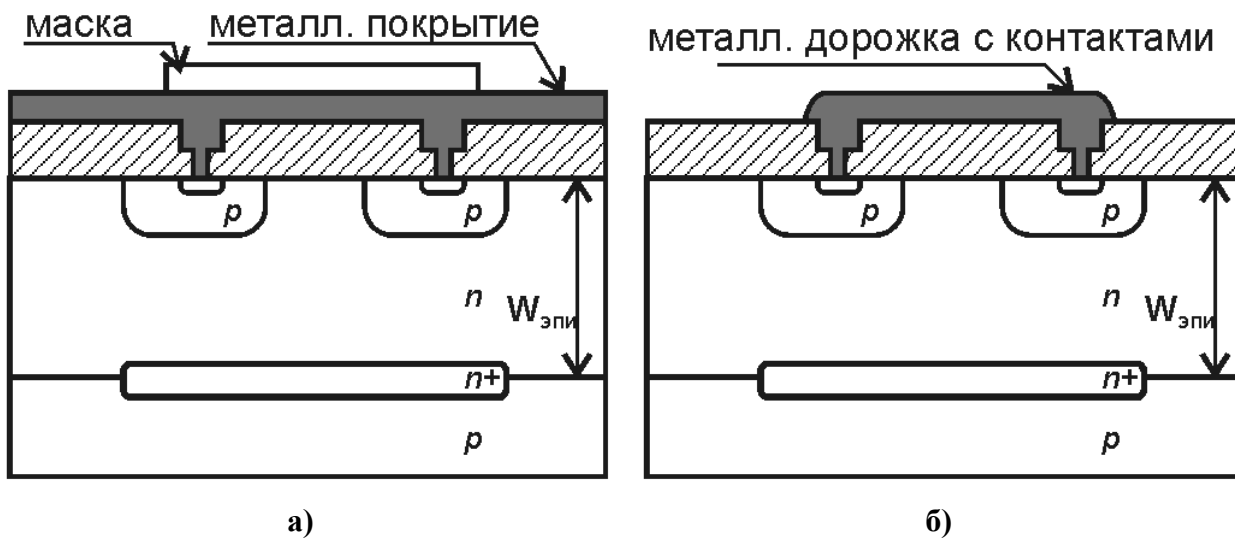


Рис. 9.3-8. Металлизация: а) полное покрытие пластины металлом и нанесение маски; б) результат травления

Приложение Д. Список параметров моделей диодов и транзисторов

Список возможных параметров модели диода

Тип модели – D.

Список возможных параметров модели биполярного транзистора (модель Гуммеля – Пуна)

Тип модели – PNP или NPN, в зависимости от типа транзистора.

Список возможных параметров модели МОП-транзистора (модель 3-го уровня)

Тип модели – NMOS или PMOS в зависимости от типа транзистора.

Список возможных параметров модели ПТШ-транзистора (модель 1-го уровня)

Тип модели – ...

Приложение Е. Примерное задание на курсовой проект

- 1) описать принцип работы схемы;
- 2) выбрать и описать технологию изготовления схемы;
- 3) нарисовать структуру транзистора;
- 4) рассчитать параметры элементов схемы;
- 5) с помощью SPICE рассчитать:
 - А) передаточную характеристику схемы: $U_{\text{ВЫХ}}(U_{\text{ВХ}})$; по ней – уровни логического нуля (U_0) и единицы (U_1), запас помехоустойчивости;
 - Б) потребляемый ток: $I_{\text{ПОТР}}(U_{\text{ВХ}})$;
 - В) переходную характеристику схемы: $U_{\text{ВЫХ}}(t)$; по ней – времена задержек и фронтов переключения, максимальную рабочую частоту схемы (f_{max});
- 6) статическую и динамическую потребляемую мощность;
- 7) нарисовать топологию всей схемы (в масштабе);
- 8) сравнить в аналогами, выпускаемыми промышленностью (из справочников).